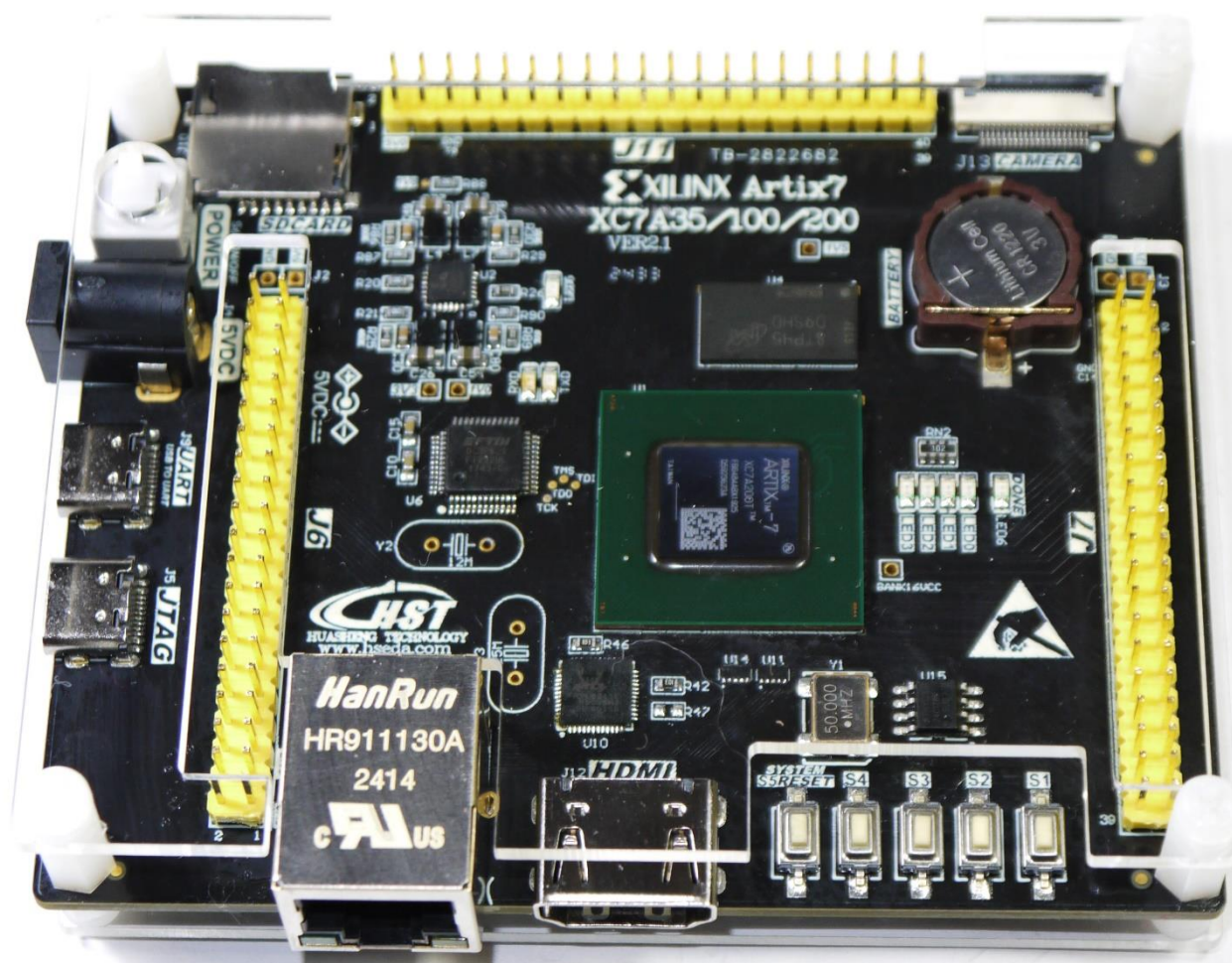


2024

XC7A35/A100/A200 VER2.1 硬件用户手册



HSEDA

HSEDA

2024-1-1

目 录

目 录.....	1
第一章 硬件说明.....	3
1. 【产品定位】	3
2. 【产品特色】	3
3. FPGA 核心板资源.....	4
4. 实验准备	5
1. 开发板的供电	5
2. 配置端口.....	6
3. 原理图	6
4. 开发板布局图	7
第二章 器件特性和电路分析说明	9
一、 简介	9
二、 可选配套扩展模块列表	9
三、 电路分析和说明	10
1. 说明.....	10
2. 发光二极管 (LED)	10
3. 按键.....	11
4. HDMI 接口.....	12
5. 摄像头接口	13
6. 千兆网络接口	13
7. DDR3 SDRAM (U4)	14
8. E2PROM.....	16
9. 串行Flash (配置芯片)	16
10. 实时时钟 DS1302	16
11. JTAG 接口.....	17
12. 时钟源.....	17
13. 复位电路.....	17
14. 电源.....	18
15. BANK16 独立供电 (J7 端口)	18
16. USB 转RS232 接口	18
17. SD 卡.....	19
18. LVDS 接口	19
19. LCD 接口.....	20
20. 扩展接口 J6 和 J7, J11.....	22
21. 将核心板插到EDA 底板 J6,J7 端口电阻配置说明.....	22
22. J6 引出 IO 端口引脚映射表	23
23. J7 引出 IO 端口引脚映射表	24
24. J11 引出 IO 端口引脚映射表	25
第三章 核心板与不同模块组合实验展示	26
1. LCD+数码管+拨码开关+PS2 接口	26
2. 扩展 7 寸 LCD 屏	27
3. 视频图像处理系统组合	30
4. AD/DA 模块组合系统.....	32
双通道高速 AD+USB2.0 模块+TFT4.3 寸触摸屏.....	32
双通道高速 AD+ 双通道高速 DA+TFT4.3 寸触摸屏.....	32
3 块双通道高速 DA 构成 6 通道高速 DA 输出	33
3 块双通道高速 AD 构成 6 通道高速信号采集系统.....	33
5. 高速 AD/DA 实验展示.....	33
6. USB2.0 通信扩展模块实验展示.....	36
7. EDA 主板组合成 EDA/SOPC 综合实验开发教学系统组合	37
与 EDA 底板进行连接时的注意事项.....	37
EDA8.1 主板系统资源.....	38

第四章：核心板默认出厂系统全检程序	39
-------------------------	----

www.hseda.com

第一章 硬件说明

Artix7 XC7A35/A100/A200 V2.0 FPGA 开发板

1. 【产品定位】

武汉华升泰克电子有限公司推出基于 XILINX Artix7 XC7A35/A100/A200 的 FPGA 的综合性软硬件结合开发平台。

- 核心板体积小巧 10*8.2CM，可以直接做为一块多功能模块插到用户平台，缩短产品开发周期。
- XILINX SOPC EDA 系列软件的学习和应用。
- VHDL、Verilog HDL 学习开发。
- XILINX Microblaze SOPC 软核学习和应用开发。
- FPGA 的嵌入式系统学习和应用开发。
- FPGA 的 IP 验证和开发。
- RTC 实时时钟的开发和应用
- FPGA 摄像头控制实验
- FPGA LCD 和 HDMI VGA 等控制。
- FPGA 千兆网络控制和应用
- 嵌入式应用系统外设学习和应用开发，DDR3、FLASH 存储器接口、RS232 接口、HDMI, 网络, LCD 接口等；

2. 【产品特色】

- 提供完整的 XILINX FPGA 软硬件开发实现平台，充分展示 FPGA 开发的灵活性
- 丰富的外设资源：256M×16Bit DDR3 4Gb SDRAM，128Mb FLASH，，一个实时时钟芯片，1 个 USB 转 UART 接口，一个千兆接口，5 个按键，4 位 LED 显示，HDMI 接口, LCD 接口，摄像头接口。
- 良好的扩展性能，开发板引出了未使用的 FPGA IO 引脚，组合成 134 个的扩展接口，并做等长布线和 EMC 分析。可以高速驳接音频输入输出卡，视频输入输出卡，AD，DA 卡，千兆网络模块等。
- 我们系统可以满足学习和开发的各种不同需求。用户根据自己的项目需求选用不同容量芯片，采用器件 XC7A35TFGG484-2I，XC7A100TFGG484-2I，XC7A200TFBG484-2I 器件(FBGA484 封装)我们用的芯片资源如下：

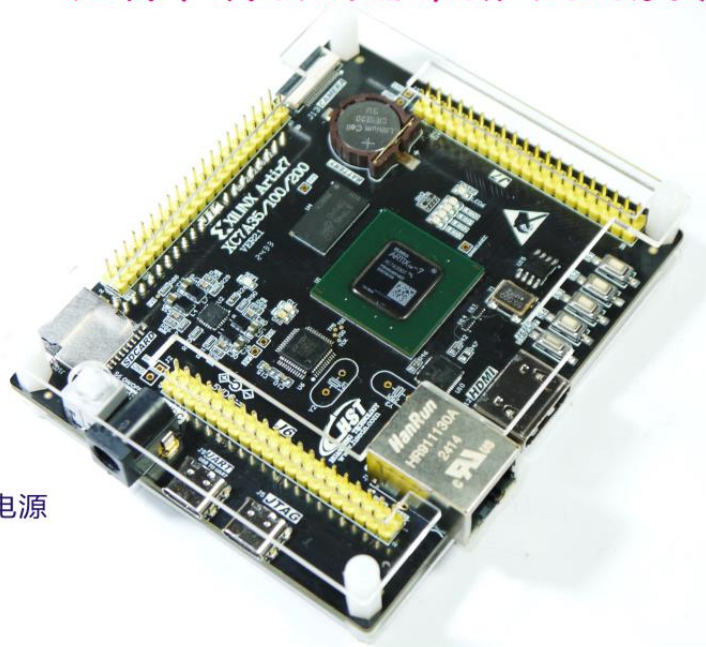
Artix-7 FPGAs		我们使用的FPGA芯片							
		Artix®-7 FPGAs Transceiver Optimization at the Lowest Cost and Highest DSP Bandwidth (1.0V, 0.95V, 0.9V)							
	Part Number	XC7A12T	XC7A15T	XC7A25T	XC7A35T	XC7A50T	XC7A75T	XC7A100T	XC7A200T
Logic Resources	Logic Cells	12,800	16,640	23,360	33,280	52,160	75,520	101,440	215,360
	Slices	2,000	2,600	3,650	5,200	8,150	11,800	15,850	33,650
	CLB Flip-Flops	16,000	20,800	29,200	41,600	65,200	94,400	126,800	269,200
Memory Resources	Maximum Distributed RAM (Kb)	171	200	313	400	600	892	1,188	2,888
	Block RAM/FIFO w/ ECC (36 Kb each)	20	25	45	50	75	105	135	365
	Total Block RAM (Kb)	720	900	1,620	1,800	2,700	3,780	4,860	13,140
Clock Resources	CMTs (1 MMCM + 1 PLL)	3	5	3	5	5	6	6	10
I/O Resources	Maximum Single-Ended I/O	150	250	150	250	250	300	300	500
	Maximum Differential I/O Pairs	72	120	72	120	120	144	144	240
	DSP Slices	40	45	80	90	120	180	240	740
Embedded Hard IP Resources	PCIe® Gen2 ⁽¹⁾	1	1	1	1	1	1	1	1
	Analog Mixed Signal (AMS) / XADC	1	1	1	1	1	1	1	1
	Configuration AES / HMAC Blocks	1	1	1	1	1	1	1	1
	GTP Transceivers (6.6 Gb/s Max Rate) ⁽²⁾	2	4	4	4	4	8	8	16
Speed Grades	Commercial	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2
	Extended	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3
	Industrial	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L

开发板开发套件是一个功能完备的开发产品，涵盖了现代电子设计和计算机开发的多个前沿领域：HDL 语言、EDA 软件，SOPC，软核 IP，操作系统，网络系统等等，每一项都是一个广阔的领域，都可以在开发系统内验证、学习和开发，实现了有限投入，几乎无限的收益。是学习和开发的极佳伴侣。用户也可以直接嵌入到您的产品中做为高性能的核心板

XILINX XC7A35/A100/A200 Artix7 VER2.1

FPGA Logic Elements 33K,101K,215K可选
 4Gb DDR3 SDRAM
 128Kb E2PROM
 128Mb QFLASH配置芯片
 千兆网络模块
 50M有源晶振
 板载JTAG下载器
 USB串口CH340
 HDMI视频接口
 LCD触摸屏接口
 摄像头接口
 DS1302时钟
 SD/TF卡
 5个琴键开关
 4个独立IO LEDs
 3.3V/2A,1V/2A,1.8V/2A,1.5V/2A DC/DC电源
 134个独立引出IO
 75对LVDS接口
 超多扩展模块
 6层沉金工艺PCB

板载下载调试器不用单独购买



华升EDA十多年专注FPGA开发设计
 是您信心和品质的保证！



3.FPGA 核心板资源

XC7A35/A100/A200 VER2.0 Aritix FPGA 核心板资源

编号	外设	数量	说明
1	HSXC7A35TV2	1	XC7A35TFGG484-2I 逻辑单元 33, 280, DSP90, Block RAM1800Kb
2	HSXC7A100TV2	1	XC7A100TFGG484-2I 逻辑单元 101, 440, DSP240, Block RAM4860Kb
3	HSXC7A200TV2	1	XC7A200TFBG484-2I 逻辑单元 215, 360, DSP740, Block RAM13140Kb
4	DDR3 SDRAM	1	一片 4GB 256M*16Bit DDR3 SDRAM , 800Mbps
5	QSPI FLASH	1	标配 N25Q128(128Mbit), 烧写固件或以及嵌入式程序以及用户数据。
6	E2PROM	1	一片 EEPROM, 型号为 24LC128, 容量为: 128Kbit I2C (16K 字节)
7	TF/SD 卡座	1	一路 Micro SD 卡座, 支持 SD 模式和 SPI 模式, 支持 FAT16, FAT32 数据格式存储
8	USB 转串口	1	通过 CH340 USB 转串口芯片, 用户可以用一根 USB 线将它连接到上 PC 的 USB 口进行串口数据通信
9	千兆网络	1	通过 Realtek RTL8211E 以太网芯片为用户提供千兆网络通信服务 (RGMII 模式) 支持 10/100/1000 Mbps 自适应网络传输速率
10	时钟	1	一个有源时钟 50M, 用户可以自行更换其他频率
11	实时时钟	1	实时时钟 RTC 芯片, 型号 DS1302, 它的功能是提供到 2099 年内的日历功能, 年月日时分秒还有星期。标准 CR1220 电池, 可以实现长期时钟精确走时。
12	系统主复位	1	系统复位按键, 带上拉。也可以做为用户按键输入。
13	琴键开关	4	四个带上拉电位用户按键输入。

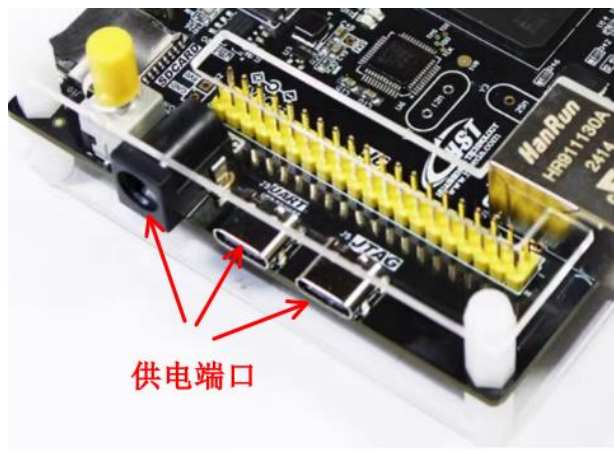
14	电源	4	5V 电源输入，通过板上的 DC/DC 和 LDO 可以提供 3.3V/2A, 1V/2A, 1.5V/2A, 1.8V/2A 独立引出方便用户使用和测试
15	JTAG 端口	1	板载 XILINX JTAG SMT2 USB 高速下载器，就可以在线下载程序与仿真用户调试下载程序，不用再购买昂贵的下载调试器
16	LVDS	75	在 J6, J7, J11 引出独立的 75 对 LVDS, J7 是独立 LDO 供电可以根据要求选择不同的电平标准 1.2V, 1.8V, 1.5V, 2.5V, 3.3V 等。
17	LED	4	4 个独立 I/O 接口 LEDS, 用户可以自己定义
18	摄像头接口	1	提供一共 20PIN FPC 摄像头接口可以通过 FPC 排线或转接板连接我们的提供的摄像头 (OV7670, OV7725, OV5640, MT9V034, MT9V032, MT9M001 等摄像头)
19	TFT LCD 接口	1	提供一个标准的 40PIN 的 RGB888 LCD 屏的接口。兼容正点原子 LCD 屏，可以连接我们的 4.3 寸, 7 寸, 10 寸 LCD 屏等 RGB 触摸屏
20	HDMI 接口	1	一路 HDMI 输出 (1080P@60Hz), 亦可配置成 HDMI 接受 (720P@60Hz), 可以提供高清视频和图像显示
21	尺寸	1	尺寸 (100mm X 82mm)
22	扩展 I/O	4	三路 2*20 2.54MM 接口, 一路 20PIN 0.5MM FPC 接口输出 (J6)38+(J7)39+(J11)39+(J3)18=134 个 (引出独立 I/O)。其中 J6, J7, J11 三个扩展 I/O 可以互换兼容接插我们的各种扩展模块

4. 实验准备

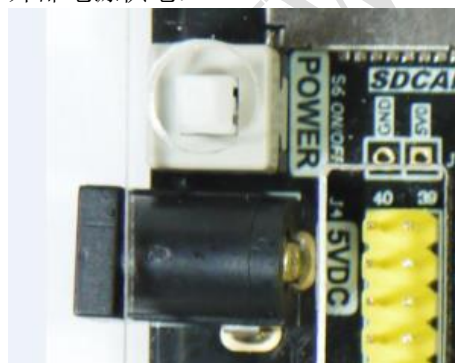
1. 开发板的供电

供电方法:

因为核心板的工作电流很大，有时候单独靠 PC 的 USB 端口供电。会供电不足，这个时候可以用 2 条 TYPE C 线同时对开发板供电。或是用一条 DC 线接外接电源供电。

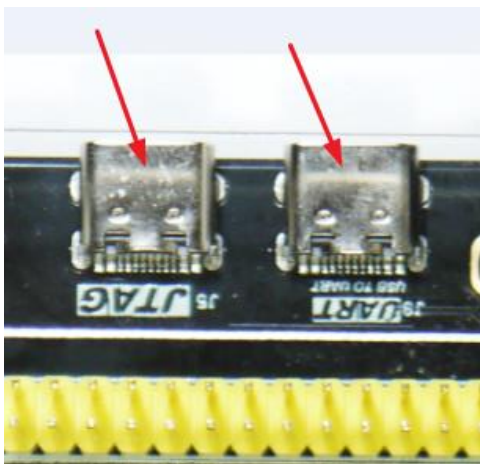


外部电源供电:



我们提供的 USB 转 DC 供电线通过 J4 端口进行供电。**注意供电电压 5V**，极性是内正外负。不要插错。否则容易烧毁。

也可以通过板上的 UART 或 JTAG 接口 TYPE C 进行供电，如果不需要通过 USB 端口供电。



2. 配置端口

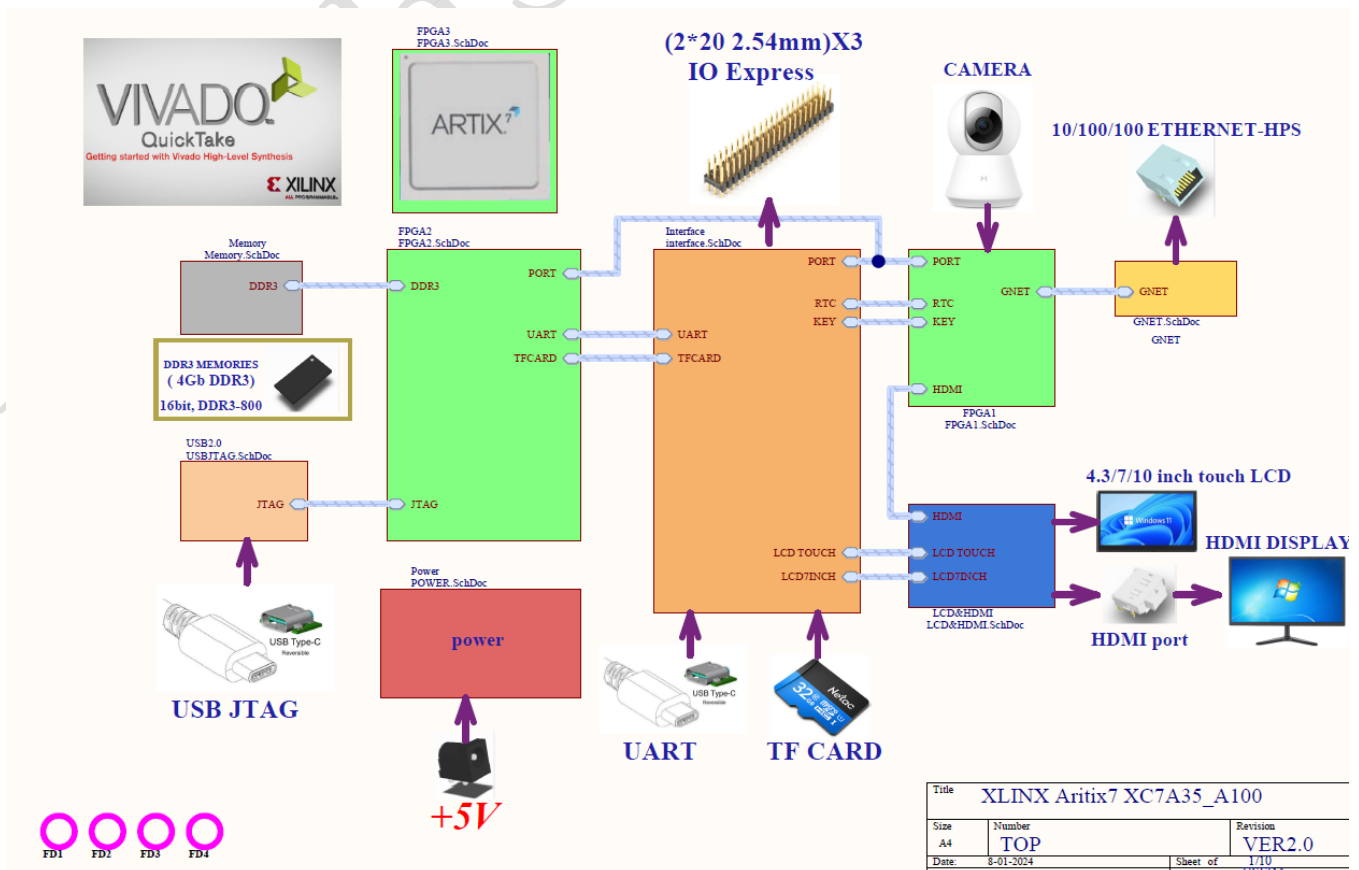
板板载有 USB JTAG 下载器，TYPE C USB 端口直接配置下载调试 FPGA，不需要单独购买昂贵的下载器。JTAG 端口是用来配置 FPGA，并对串行 FLASH 配置，一般调试的时候使用这个端口，下载调试 .bit 文件，或是通过 JTAG 端口将 .bin 文件固化到串行 FLASH。.



3. 原理图

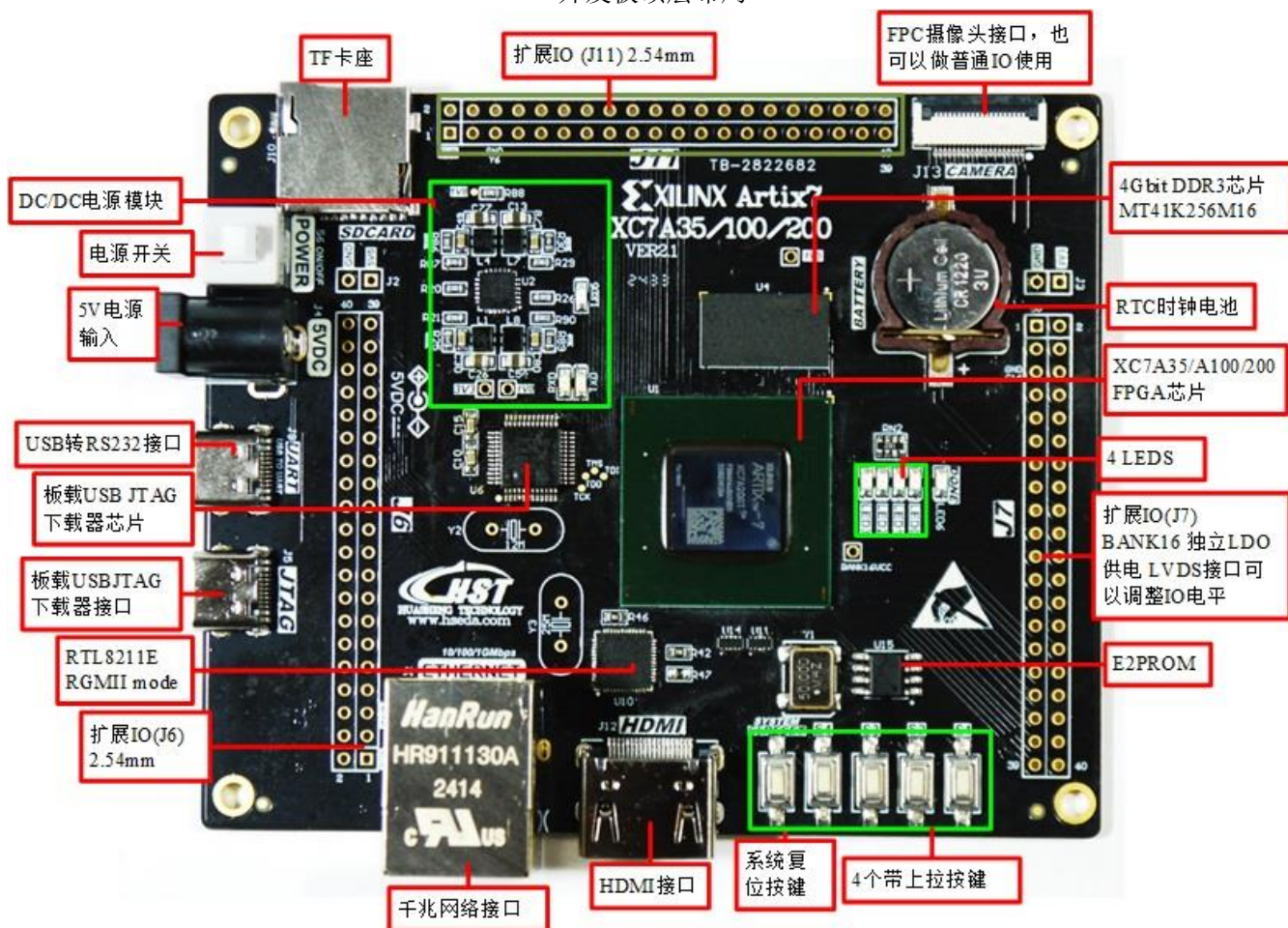
(见附页)

以下是我们的原理图的顶层结构图，具体原理图请看我们的配套的原理图附录：

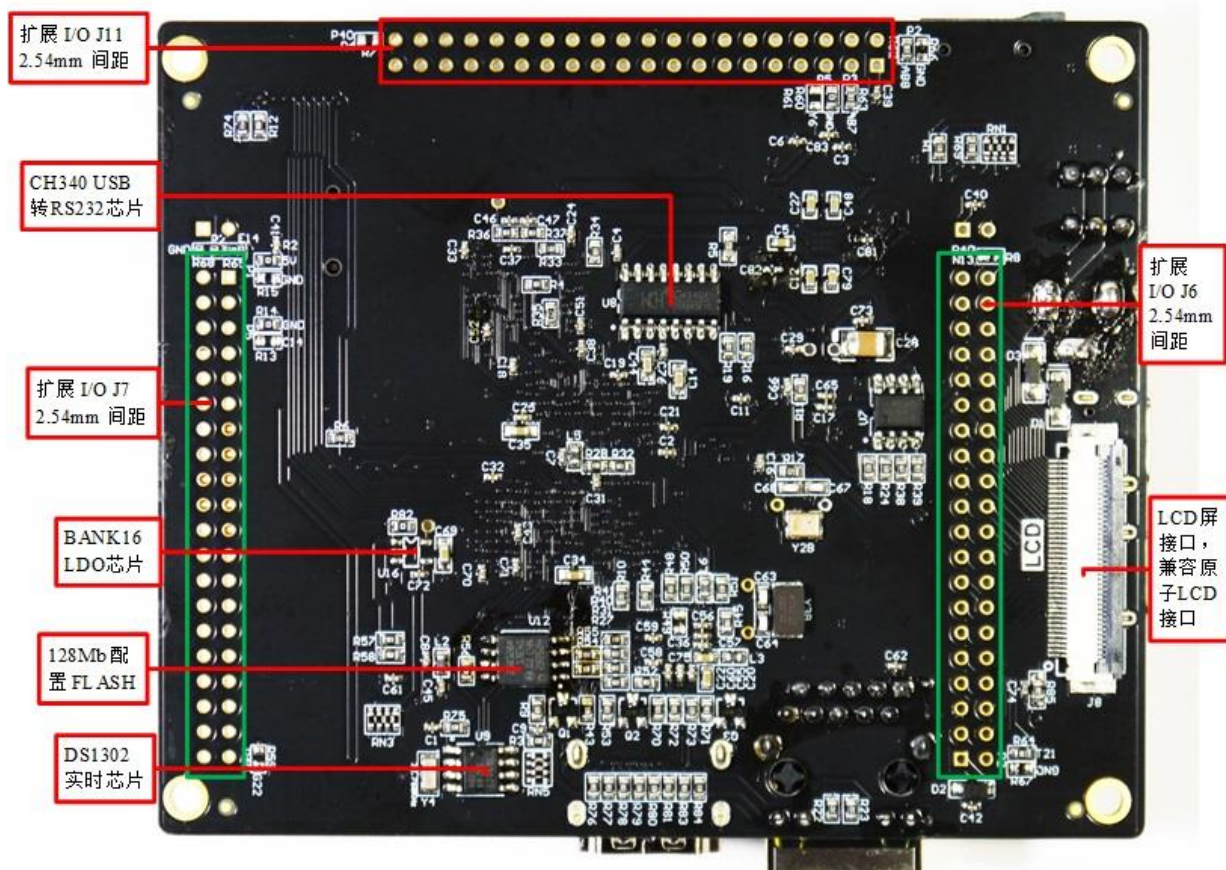


4. 开发板布局图

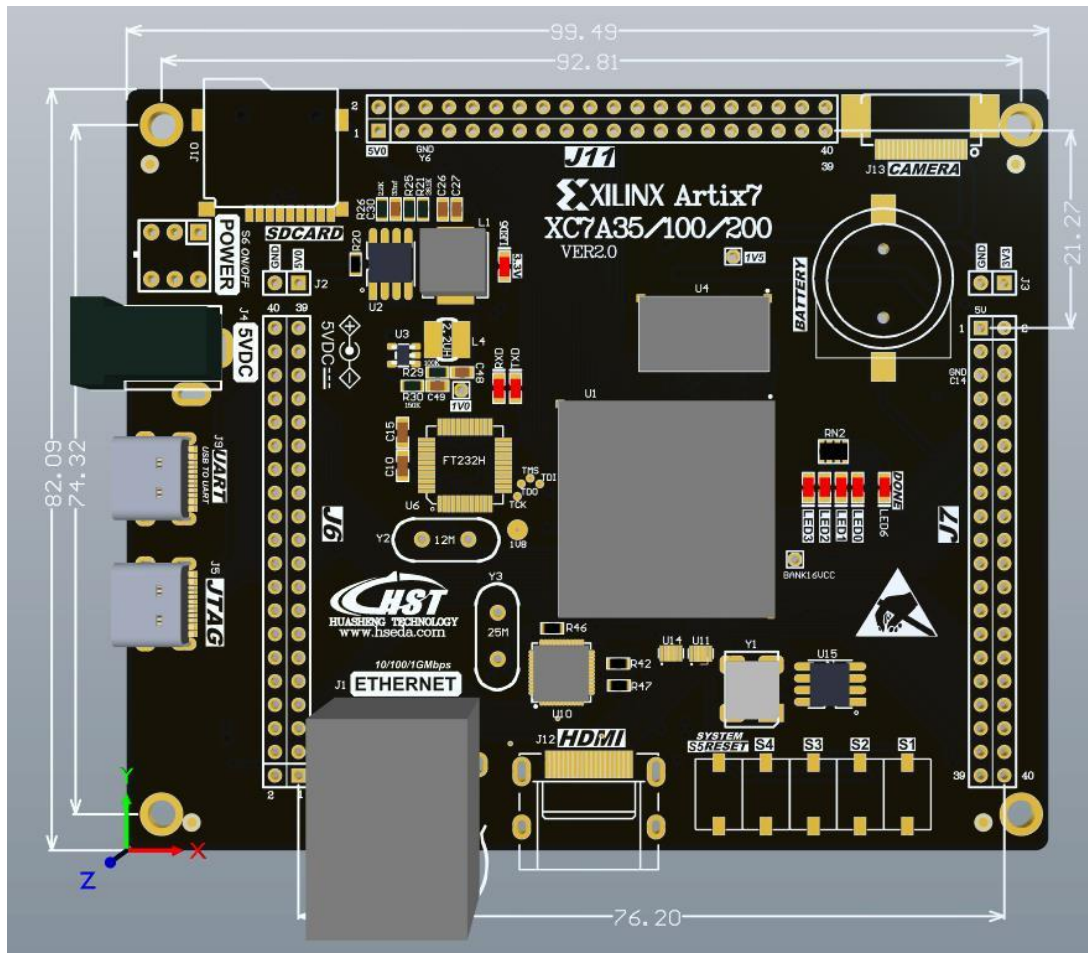
开发板顶层布局



开发板背面布局



核心板尺寸



核心板尺寸大小（J6,J7,J11 位置）与 ALTERA 的 [EP4CE30/40 V6.1](#) 完全兼容可以直接替换。



第二章 器件特性和电路分析说明

一、简介

这个XILINX FPGA开发板主要是面向FPGA的设计人员，或者对FPGA开发感兴趣的爱好者。所以本着简单实用、扩展性好、源码丰富的设计原则设计，特别适合设计人员作为产品开发的原型验证板或者IC前端设计验证板当然也非常适合个人学习。

同时这套开发板也提供了一个SOPC（System On Programming Chip）平台，可以实现嵌入式的软CPU，如Microblaze等，为嵌入式电子产品设计提供了又一种选择。

二、可选配套扩展模块列表

用户可以根据自己的实际需求选择我们不同的核心板组合成不同的应用系统，目前我们提供差不多 30 种不同种类的核心板，可以满足用户的各种需求。

模块种类太多，不能一一列出，具体请关注华升 EDA 网站。（www.hseda.com）

AD/DA模块				
 ADC0804+DA VER1.0扩展板	 高速AD/DA 扩展板VER2.0	 高速10bit 50M 双通道AD模块	 双通道12bit AD模块 65MSPS	 8通道16bit AD模块 200KSPS
 AD51256+AD9708 8通道24bit AD模块 30KSPS	 AD9767模块			
摄像头/摄像头接口板模块				
 OV7670	 OV7725	 OV5640	 MT9M001 摄像头	 MT9V034
 MT9M034	 MT9V032 FPC版	 摄像头VGA接口板	 摄像头HDMI接口板	 双摄像头接口板
 双摄VGA/LCD/TF 扩展模块	 摄像头延长线	 摄像头接口板 V2.0		

I/O扩展接口/通信模块



LCD显示模块



三、电路分析和说明

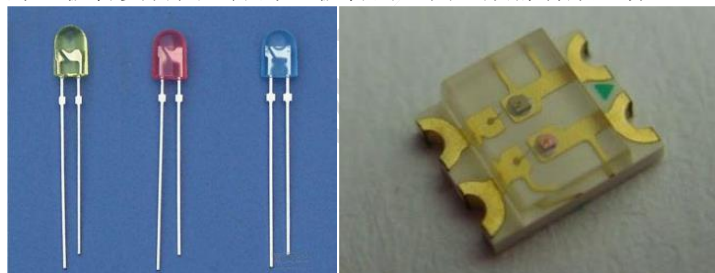
1. 说明

由于电路可能会后续升级，这部分只作为参考，具体版本请看配套光盘或对应网盘的原理图。

2. 发光二极管 (LED)

LED，又名发光二极管。LED 灯工作电流很小（有的仅零点几毫安即可发光），抗冲击和抗震性能好，可靠性高，寿命长。由于这些优点，LED 灯被广泛用在仪器仪表中作指示灯、液晶屏背光源等诸多领域。

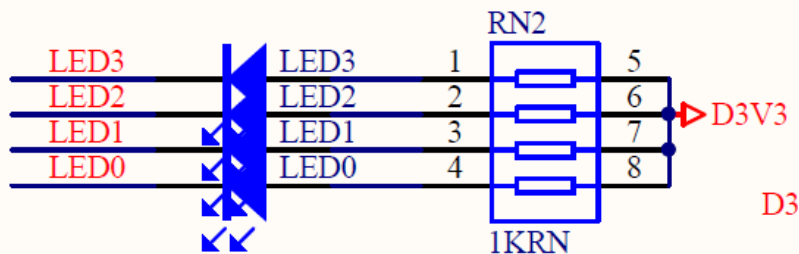
不同材料的发光二极管可以发出红、橙、黄、绿、青、蓝、紫、白这八种颜色的光。图 7.1.1 是可以发出黄、红、蓝三种颜色的直插型二极管实物图，这种二极管长的一端是阳极，短的一端是阴极。图 7.1.2 是开发板上用的贴片二极管实物图。贴片二极管的正面一般都有颜色标记，有标记的那端就是阴极。



发光二极管与普通二极管一样具有单向导电性。给它加上阳极正向电压后，通过 5mA 左右的电流就可以使二极管发光。通过二极管的电流越大，发出的光亮度越强。不过我们一般将电流限定在 3~20mA 之间，否则电流过大就会烧坏二极管。



电路连接



LED 对应管脚

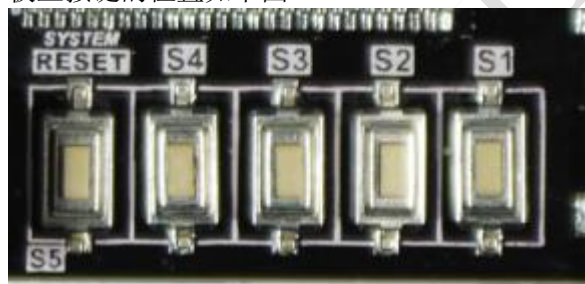
器件名	网络名	FPGA 映射管脚
LED0	LED0	K13
LED1	LED1	M18
LED2	LED2	N18
LED3	LED3	N19

3. 按键

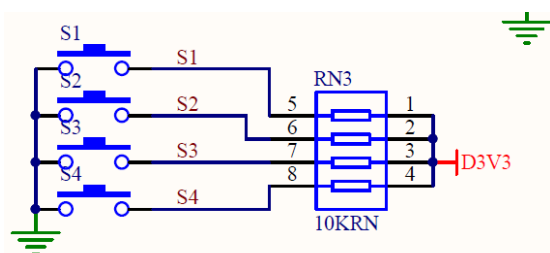
按键开关是一种电子开关，属于电子元器件类。我们的开发板上有两种按键开关：第一种是本实验所使用的轻触式按键开关（如图 9.1.1），简称轻触开关。使用时以向开关的操作方向施加压力使内部电路闭合接通，当撤销压力时开关断开，其内部结构是靠金属弹片受力后发生形变来实现通断的；第二种是自锁按键（如图 9.1.2），自锁按键第一次按下后保持接通，即自锁，第二次按下后，开关断开，同时开关按钮弹出来，开发板上的电源键就是这种开关。



板上按键的位置如下图



电路连接,



板上按键对应管脚

器件名	网络名	FPGA 映射管脚
S1	S1	F19
S2	S2	F20
S3	S3	F21

S4	S4	H20
S5	SYSRESET	L18

4. HDMI 接口

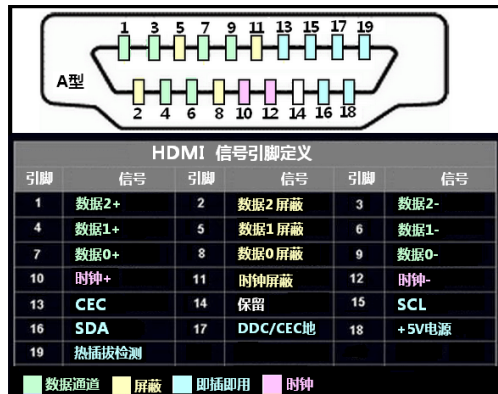
HDMI 是新一代的多媒体接口标准，英文全称是 High-Definition Multimedia Interface，即高清多媒体接口。它能够同时传输视频和音频，简化了设备的接口和连线；同时提供了更高的数据传输带宽，可以传输无压缩的数字音频及高分辨率视频信号。HDMI 1.0 版本于 2002 年发布，最高数据传输速度为 5Gbps；而 2017 年发布的 HDMI 2.1 标准的理论带宽可达 48Gbps。

HDMI 向下兼容 DVI，但是 DVI（数字视频接口）只能用来传输视频，而不能同时传输音频，这是两者最主要的差别。此外，DVI 接口的尺寸明显大于 HDMI 接口，如下图所示：



图20.1.1 DVI接口（左）和HDMI接口（右）实物图

图 20.1.1 右侧是生活中最常见的 A 型 HDMI 接口，其引脚定义如下图所示：



DVI 和 HDMI 接口协议在物理层使用 TMDS 标准传输音视频数据。TMDS（Transition Minimized Differential Signaling，最小化传输差分信号）是美国 Silicon Image 公司开发的一项高速数据传输技术，在 DVI 和 HDMI 视频接口中使用差分信号传输高速串行数据。TMDS 差分传输技术使用两个引脚（如图 20.1.2 中的“数据 2+”和“数据 2-”）来传输一路信号，利用这两个引脚间的电压差的正负极性和大小来决定传输数据的数值（0 或 1）。

Xilinx在Spartan-3A系列之后的器件中，加入了对TMDS接口标准的支持，用于在FPGA内部实现DVI和HDMI接口。

由于本次实验只是使用HDMI接口来显示图像，不需要传输音频，因此我们只需要实现DVI接口的驱动逻辑即可。不过在此之前我们还需要简单地了解一下TMDS视频传输协议。

图 20.1.3 是 TMDS 发送端和接收端的连接示意图。DVI 或 HDMI 视频传输所使用的 TMDS 连接通过四个串行通道实现。对于 DVI 来说，其中三个通道分别用于传输视频中每个像素点的红、绿、蓝三个颜色分量（RGB 4:4:4 格式）。HDMI 默认也是使用三个 RGB 通道，但是它同样可以选择传输像素点的亮度和色度信息（YCrCb 4:4:4 或 YCrCb 4:2:2 格式）。第四个通道是时钟通道，用于传输像素时钟。独立的 TMDS 时钟通道为接收端提供接收的参考频率，保证数据在接收端能够正确恢复。



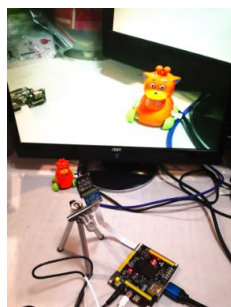
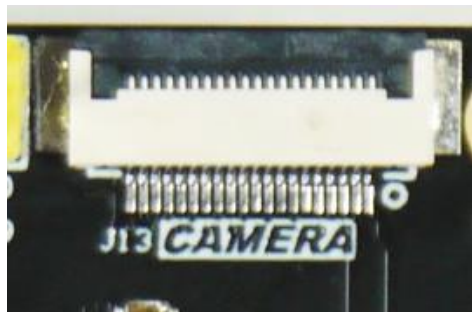
HDMI J12 引脚映射表

引脚	FPGA 映射管脚	说明
HDMI_D0_P	K21	
HDMI_D0_N	K20	
HDMI_D1_P	J20	
HDMI_D1_N	J21	
HDMI_D2_P	G17	

HDMI_D2_N	G18	
HDMI_CLK_P	L19	
HDMI_CLK_N	L20	
HDMI_I2C_SCL	J14	
HDMI_I2C_SDA	H14	
HDMI_HPDN	H15	

5. 摄像头接口

我们用用户提供 FPC20PIN 摄像头接口可以直接通过 FPC 排线连接我们的 FPC 摄像头或是通过我们提供的摄像头转接板连接我们的 OV7670,OV5640,OV7725,MT9M001,MT9V032,MT9V034 等摄像头。转接板可以兼容目前市场上的大多数摄像头模块。



J13 (摄像头引脚映射表, 用户可以根据自己需要选购对应的摄像头模块)

网络名	FPGA 引脚映射	网络名 (OV7725)	网络名 (OV5640)	网络名 (MT9V034)	网络名 (MT9M001)
J13_P2	G16	CMOS_SCL	CMOS_SCL	CMOS_SCL	CMOS_SCL
J13_P3	G15	CMOS_SDA	CMOS_SDA	CMOS_SDA	CMOS_SDA
J13_P4	G13	CMOS_VS	CMOS_VS	CMOS_VS	CMOS_VS
J13_P5	H17	CMOS_HREF	CMOS_HREF	CMOS_HREF	CMOS_HREF
J13_P7	H13	CMOS_PCLK	CMOS_PCLK	CMOS_PCLK	CMOS_PCLK
J13_P9	J16	CMOS_XCLK	CMOS_XCLK	CMOS_XCLK	CMOS_XCLK
J13_P11	E18	CMOS_D7	CMOS_D7	CMOS_D7	CMOS_D9
J13_P12	E17	CMOS_D6	CMOS_D6	CMOS_D6	CMOS_D8
J13_P13	F18	CMOS_D5	CMOS_D5	CMOS_D5	CMOS_D7
J13_P14	F16	CMOS_D4	CMOS_D4	CMOS_D4	CMOS_D6
J13_P15	F15	CMOS_D3	CMOS_D3	CMOS_D3	CMOS_D5
J13_P16	F14	CMOS_D2	CMOS_D2	CMOS_D2	CMOS_D4
J13_P17	E13	CMOS_D1	CMOS_D1	CMOS_D1	CMOS_D3
J13_P18	F13	CMOS_D0	CMOS_D0	CMOS_D0	CMOS_D2
J13_P19	J15	CMOS_RESET	CMOS_RESET	LED_OUT	CMOS_RESET
J13_P20	K14	CMOS_PWDN	CMOS_PWDN	EXPOSURE	D1

6. 千兆网络接口



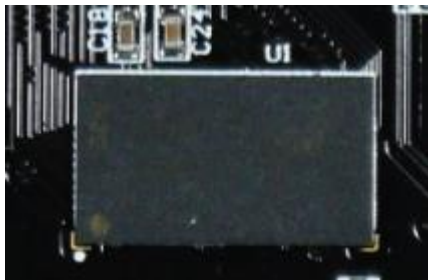
1. 开发板上通过 Realtek RTL8211E 以太网 PHY 芯片为用户提供网络通信服务。
2. TL8211E 芯片支持 10/100/1000 Mbps 自协商网络传输速率, 通过 GMII 接口跟 FPGA 进行数据通信。RTL8211E 支持 MDI/MDX 自适应, 各种速度自适应, Master/Slave 自适应, 支持 MDIO 总线进行 PHY 的寄存器管理。
3. RTL8211E 上电会检测一些特定的 IO 的电平状态, 从而确定自己的工作模式。配置 Pin 脚 说明 配置值
4. PHYAD[2:0] MDIO/MDC 模式的 PHY 地址 PHY Address 为 001
5. AN[1:0] 自协商配置 (10/100/1000M)自适应

6. RX Delay RX 时钟 2ns 延时 延时
7. TX Delay TX 时钟 2ns 延时 延时
8. MODE RGMII
9. 当网络连接到千兆以太网时, FPGA 和 PHY 芯片 RTL8211E 的数据传输时通过 RGMII 总

1GNET (千兆网络对应管脚 RTL8211E)

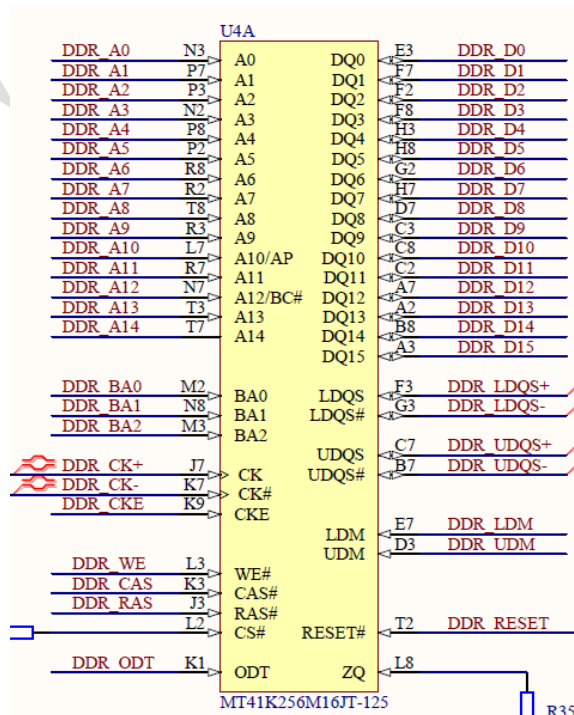
网络名	FPGA 映射管脚	备注
E_RXD0	L14	接收数据 Bit0
E_RXD1	M15	接收数据 Bit1
E_RXD2	L16	接收数据 Bit2
E_RXD3	M16	接收数据 Bit3
E_TXD0	K16	发送数据 bit0
E_TXD1	L15	发送数据 bit1
E_TXD2	L13	发送数据 bit2
E_TXD3	M13	发送数据 bit3
E_TXC	K17	MII 发送时钟
E_TXCTL	N20	接收控制信号
E_MDIO	M20	MDIO 管理数据
E_MDC	M22	MDIO 管理时钟
E_RESET	N22	复位信号
E_RXC	K18	GMII 接收时钟
E_RXCTL	K19	发送控制信号

7. DDR3 SDRAM (U4)



开发板板载了一片美光的 DDR3 SDRAM 芯片,型号: MT41K256M16J, 容量: 4Gb (256M*16bit), 16bit 总线。DDR3 可用于数据缓存,比如摄像头采集到的数据,暂存到 DDR3 中,然后通过 VGA 接口进行显示。这里面 DDR3 就是用于数据缓存的。

DDR3的硬件连接方式如图所示



DDR3 对应管脚 U4

器件名	网络名	FPGA 映射管脚
A0	DDR_A0	P1
A1	DDR_A1	M6
A2	DDR_A2	K3
A3	DDR_A3	K4
A4	DDR_A4	M5
A5	DDR_A5	J6
A6	DDR_A6	N2
A7	DDR_A7	K6
A8	DDR_A8	P2
A9	DDR_A9	L1
A10	DDR_A10	M2
A11	DDR_A11	P6
A12	DDR_A12	L4
A13	DDR_A13	L5
A14	DDR_A14	N5
BA0	DDR_BA0	J4
BA1	DDR_BA1	R1
BA2	DDR_BA2	M1
LDM/DM[0]	DDR_LDM	E2
UDM/DM[1]	DDR_UDM	H3
LDQS/DQS_P[0]	DDR_LDQS+	E1
LDQS#/DQS_N[0]	DDR_LDQS-	D1
UDQS/DQS_P[1]	DDR_UDQS+	K2
UDQS#/DQS_N[1]	DDR_UDQS-	J2
nWE	DDR_WE	L6
RESET#	DDR_RESET	F4
nCAS	DDR_CAS	N3
nRAS	DDR_RAS	M3
ODT	DDR_ODT	L3
CK/CK_P[0]	DDR_CK+	P5
CK#/CK_N[0]	DDR_CK-	P4
CKE	DDR_CKE	N4
DQ0	DDR_D0	B2
DQ1	DDR_D1	F1
DQ2	DDR_D2	B1
DQ3	DDR_D3	D2
DQ4	DDR_D4	C2
DQ5	DDR_D5	F3
DQ6	DDR_D6	A1
DQ7	DDR_D7	G1
DQ8	DDR_D8	J5
DQ9	DDR_D9	G2
DQ10	DDR_D10	K1
DQ11	DDR_D11	G3
DQ12	DDR_D12	H2
DQ13	DDR_D13	H5

DQ14	DDR_D14	J1
DQ15	DDR_D15	H4

8. E2PROM

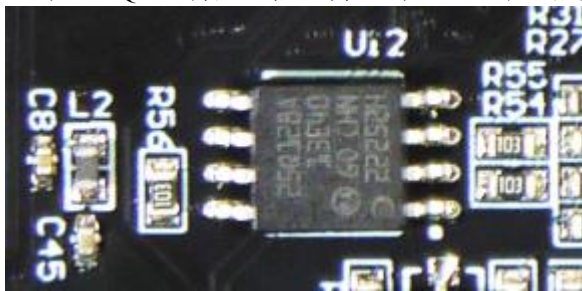


开发板板载了一片 EEPROM，型号为 24LC128，容量为：128Kbit，通过 IIC 总线进行通信。板载 EEPROM 就是为了学习 IIC 总线的通信方式。EEPROM 一般用在仪器仪表等设计上，用作一些参数的存储，掉电不丢失。这种芯片操作简单，具有极高的性价比，所以虽然容量比较小，但价格非常便宜，对于那些对成本要求很高的产品来说，是个不错的选择。

E2PROM (U12 24LC128) 对应管脚		
器件名	网络名	FPGA 映射管脚
SCL	E2PROM_SCL	J22
SDA	E2PROM_SDA	H22

9. 串行 Flash (配置芯片)

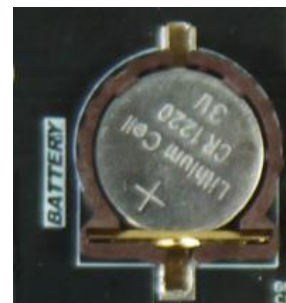
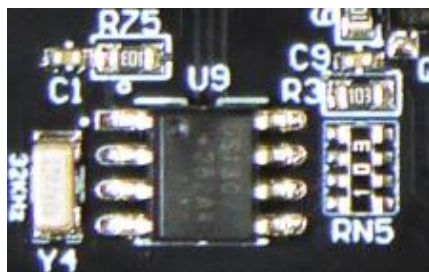
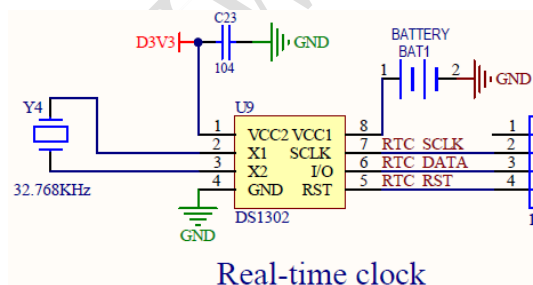
开发板上使用了一片 128Mbit 大小的配置芯片，型号为 N25Q128。此芯片跟配置芯片，由于它的非易失特性，在使用中，配置芯片可以作为 FPGA 系统的配置信息的存储，掉电也可以保存信息内容。当重新上电时，配置芯片 N25Q128 将配置信息传送到 FPGA 中，然后进行运行。



10. 实时时钟 DS1302

开发板板载了一片实时时钟 RTC 芯片，型号 DS1302，他的功能是提供到 2099 年内的日历功能，年月日时分秒还有星期。如果系统中需要时间的话，那么 RTC 就需要涉及到产品中。他外部需要接一个 32.768KHz 的无源时钟，提供精确的时钟源给时钟芯片，这样才能让 RTC 可以准确的提供时钟信息给产品。同时为了产品掉电以后，实时时钟还可以正常运行，一般需要另外配一个电池给时钟芯片供电，当系统掉电，纽扣电池还可以给 DS1302 供电，这样，不管产品是否供电，DS1302 都会正常运行，不会间断，可以提供持续不断的时间信息。

图11.1为DS1302原理图



实时时钟 (U9 DS1302) 对应管脚		
器件名	网络名	FPGA 映射管脚
SCLK	RTC_SCLK	M21
RST	RTC_RST	G20
DATA	RTC_DATA	L21

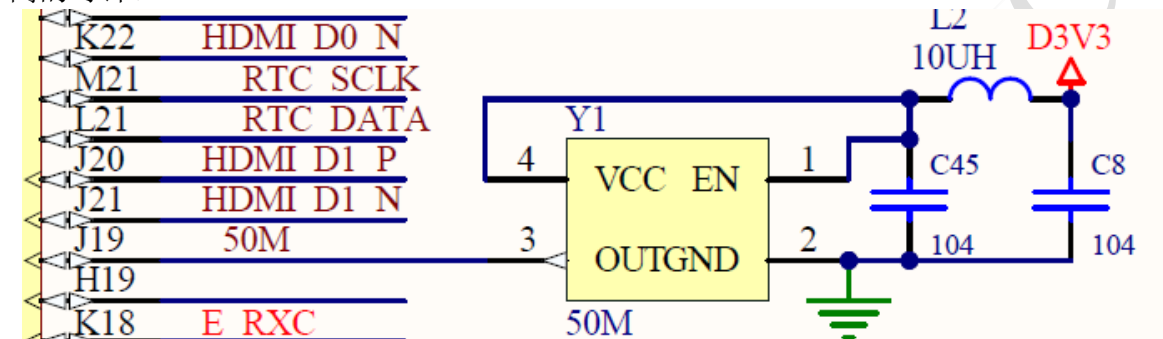
11. JTAG 接口



板上集成了 USB JTAG 芯片和电路，用户只需要通过一条 TYPE C USB 线就可以的配置和调试 FPGA。JTAG 接口的作用是将编译好的程序(.bit)下载到FPGA 中或把 FLASH 配置程序(.bin)下载到 SPIFLASH, Bit 文件下载到 FPGA 后，掉电以后就会丢失，需要上电重新下载才可以。但下载到 FLASH 的 MCS 文件以后，掉电以后就不会丢失，重新上电后 FPGA 会读取 FLASH 中的配置文件并运行。

12. 时钟源

我们给开发板提供时钟源的 50M 有源晶振电路。晶振输出连接到 FPGA 的全局时钟(GCLK0 Pin T8)，这个 GCLK 可以用来驱动 FPGA 内的用户逻辑电路，用户可以通过配置 FPGA 内部的 PLLs 来实现更高的时钟。

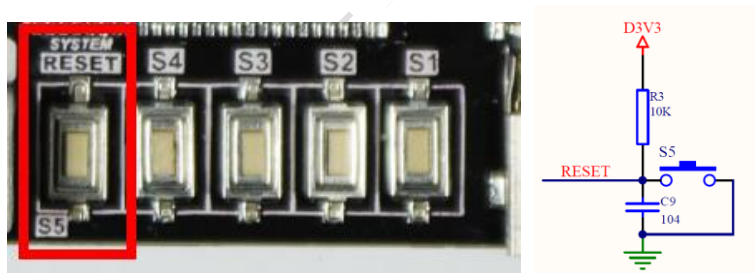


电路连接

系统时钟对应管脚

器件名	网络名	FPGA 映射管脚
Y1(50M)	50M	J19

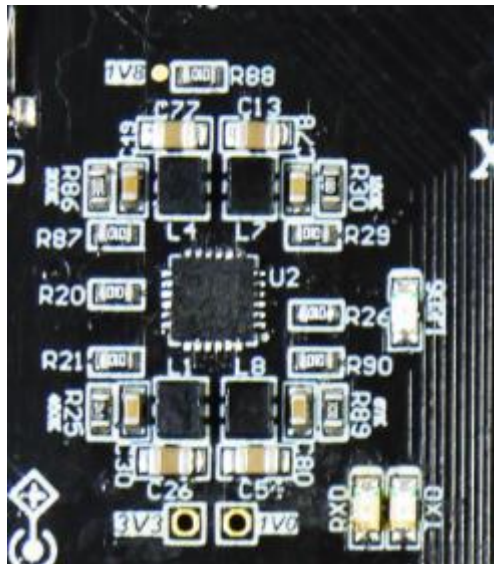
13. 复位电路



电路连接

S5	SYSRESET	L18
----	----------	-----

14. 电源



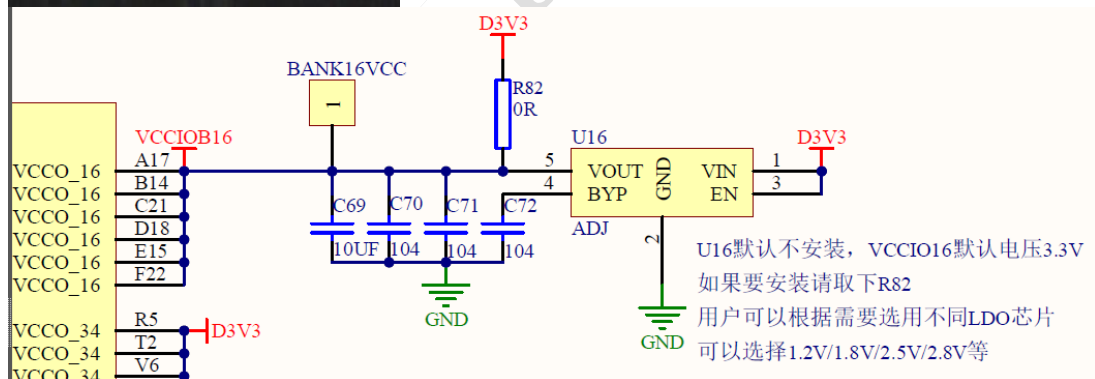
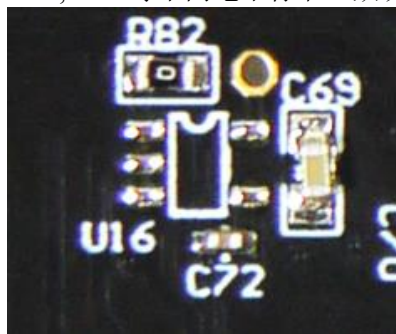
电路连接

开发板通过+5V供电，通过四路高效DC/DC电源芯片转化成+3.3V/2A，1.0V/2A，1.5V/2A，1.8V/2A

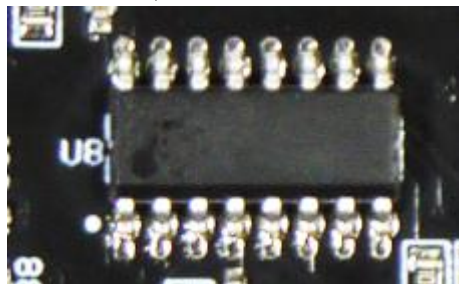
我们在设计PCB的时候，采用6层沉金PCB，采用独立的电源层和GND层，使得整个开发板的电源，具有非常好的稳定性。在PCB板上我们预留了各个电源的测试点，以使用户确认板上的电压

15. BANK16 独立供电（J7 端口）

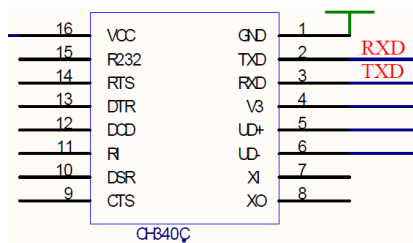
用户可以根据自己的需要改变 J7 端口适应的电平标准。可以通过更换不同的 LDO 从而适应 1.2V, 1.8V, 2.5V, 2.8V, 3.3V 等不同电平标准。默认 3.3V 电平。



16. USB 转 RS232 接口



电路连接



采用目前比较流行的CH340芯片完成USB转串口的功能，因为目前PC上基本已经没有RS232接口了。通过这个接口可以方便实现串口功能的应用。

使用之前要先安装USB转串口的驱动。驱动程序在配套资料里面。

USB 转 RS232 (U8 CH340) 管脚

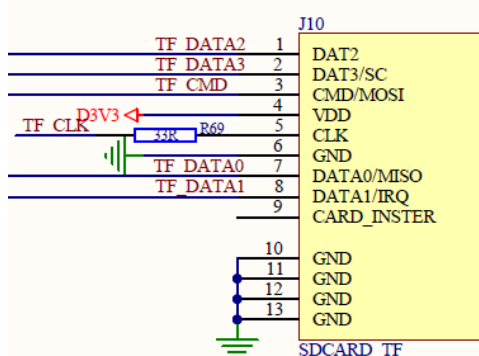
器件名	网络名	FPGA 映射管脚
RXD	RXD	U2
TXD	TXD	V2

17. SD 卡

SD 卡(Secure Digital Memory Card)是一种基于半导体闪存工艺的存储卡，1999 年由日本松下主导概念，参与者东芝和美国 SanDisk 公司进行实质研发而完成。2000 年这几家公司发起成立了 SD 协会(Secure Digital Association 简称 SDA)，阵容强大，吸引了大量厂商参加。其中包括 IBM，Microsoft，Motorola，NEC、Samsung 等。在这些领导厂商的推动下，SD 卡已成为目前消费数码设备中应用最广泛的一种存储卡。

SD 卡是现在非常常用的存储设备，我们扩展出来的 SD 卡，支持 SPI 模式和 SD 模式，使用的 SD 卡为 MicroSD 卡。

原理图如图所示。



TF 卡座对应管脚

器件名	网络名	FPGA 映射管脚
1	TF_DATA0	Y9
2	TF_DATA1	W9
3	TF_DATA2	Y7
4	TF_DATA3	Y8
5	TF_CMD	AA8
6	TF_CLK	U7

18. LVDS 接口

核心板引出了 75 对 LVDS，并按照 LVDS 电气规范进行 100ohm 等长布线，并做了详细标注。分别是 J6,J7,J11 端口，其中 HDMI 也是 LVDS 引出端口，也可以做为 LVDS 输入和输出使用，如果不使用 HDMI 的时候。用户可以连接高速 LVDS 外设，因为平时我们做普通 IO 端口使用。

如果要做 LVDS 使用，可以看我们的 LVDS 引脚定义表。

XC7A35_A100V20引脚映射表.xls [兼容模式] - Excel

文件 开始 插入 页面布局 公式 数据 审阅 视图 360办公助手-AI文档助理 网易有道翻译 告诉我... 登录 共享

剪贴板

宋体

12

A

A

B I U

文

字体

对齐方式

数字

样式

单元格

编辑

打开

网易有道翻译

网易有道翻译

R23

	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S
1		J7接口LVDS定义				J6接口LVDS定义					J11接口LVDS定义					HDMI J12引脚映射表			
2		引脚	FPGA引脚映射	引脚	FPGA引脚映射	引脚	FPGA引脚映射	引脚	FPGA引脚映射	引脚	FPGA引脚映射	引脚	FPGA引脚映射	引脚	FPGA引脚映射		引脚	FPGA引脚映射	说明
3	1	SV/GND	2	E14/GND	1	SV	2	L4P	1	SV	2	ABS/GND	HDMI_D0_P	K21					
4	3	L6P	4	L6N	3	L20	4	L4N	3	L20P	4	L15N	HDMI_D0_N	K20					
5	5	L3P/GND	6	L3N	5	GND	6	V22	5	L18P/GND	6	L20N	HDMI_D1_P	J20					
6	7	L8P	8	L8N	7	L7N	8	L7P	7	L10P	8	L10N	HDMI_D1_N	J21					
7	9	L9N	10	L9P	9	L8N	10	L9P	9	L11N	10	L11P	HDMI_D2_P	G17					
8	11	L10N	12	L10P	11	L8P	12	L9N	11	L8P	12	L8N	HDMI_D2_N	G18					
9	13	L9P	14	L7P	13	L11N	14	L11P	13	L7P	14	AA3	HDMI_CLK_P	L19					
10	15	L9N	16	L7N	15	L12N	16	L12P	15	L7N	16	L4N	HDMI_CLK_N	L20					
11	17	L11N	18	L11P	17	L14N	18	L14P	17	L5N	18	L4P							
12	19	L12P	20	L12N	19	L20N	20	L20P	19	L8P	20	L1N							
13	21	L13N	22	L13P	21	L16N	22	L18P	21	L1P	22	R2							
14	23	L14N	24	L14P	23	L10N	24	L10P	23	L19N	24	L15P							
15	25	L19N	26	L19P	25	P17	26	R17	25	L19P	26	L15N							
16	27	L23N	28	L23P	27	L15N	28	L15P	27	U6	28	Y3							
17	29	L17N	30	L17P	29	L13N	30	L13P	29	L12N	30	VE							
18	31	L16N	32	L16P	31	L17N	32	L17P	31	L12P	32	T6							
19	33	L21N	34	L21P	33	L16N	34	L16P	33	L6N	34	L14N							
20	35	L20N	36	L20P	35	P17	36	L22N	35	L6P	36	L14P							
21	37	L22N	38	L22P	37	L22P	38	L19P	37	L13N	38	T3							
22	39	L24P	40	L22N	39	L19N	40	N15	39	B3	40	L13P							
23																			
24																			
25																			
26																			
27																			

说明：黄色区域只能做普通IO使用，因为没有按照LVDS布线。
P40如果要做IO使用，需要焊上对应的配置电阻，具体请核对原理图

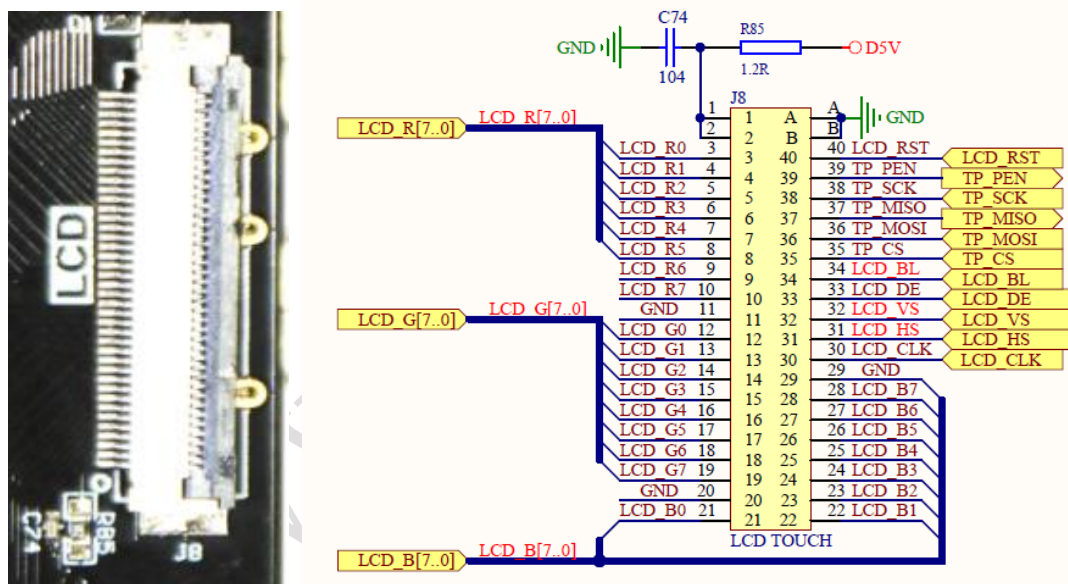
XC7A35_A100_A200引脚映射表

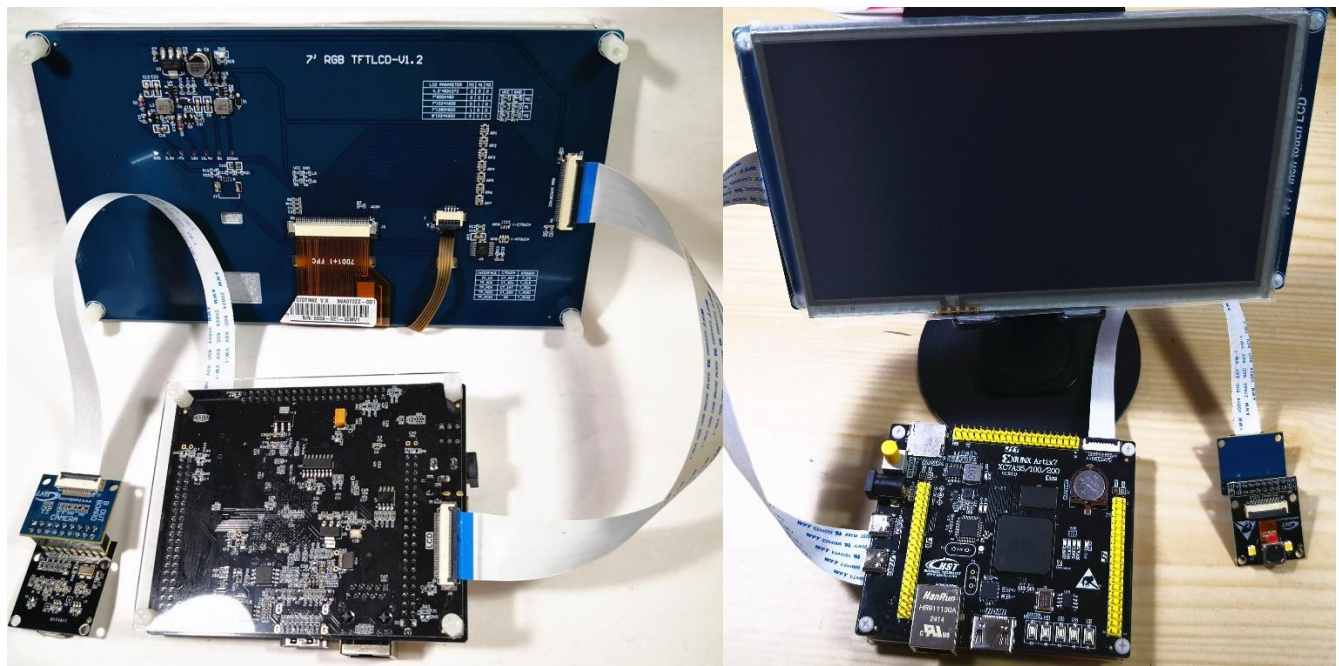
LVDS引脚定义

Sheet3

19. LCD 接口

触摸屏（Touch Panel）又称为触控屏、触控面板，是一种可接收触头等输入讯号的感应式液晶显示装置，当接触屏幕时，屏幕上的触觉反馈系统可根据预先编程的程式驱动各种连结装置，可用以取代机械式的按钮面板，并借由液晶显示画面制造出生动的影音效果。本节 LCD 触摸实验将实现手指触碰 LCD 屏幕，对应触摸点的坐标就会显示在 LCD 屏幕上的功能。





我们板上预留的 LCD 接口 J8 是兼容正点原子 LCD 屏的。可以直接连接我们或正点原子的 4.3 寸，7 寸，10 寸 TFT 触摸屏使用。

TFT_7 寸 LCD 对应管脚 (J8) (与 J6 复用)

器件名	网络名	FPGA 映射管脚	7 寸 LCD 接口名
J8-1	D5V		D5V
J8-2	D5V		D5V
J8-3	J8P3	T21	LCD_R0
J8-4	J8P4	T20	LCD_R1
J8-5	J8P5	U21	LCD_R2
J8-6	J8P6	V22	LCD_R3
J8-7	J8P7	W22	LCD_R4
J8-8	J8P8	W21	LCD_R5
J8-9	J8P9	Y22	LCD_R6
J8-10	J8P10	Y21	LCD_R7
J8-11	GND		GND
J8-12	J8P12	AA21	LCD_G0
J8-13	J8P13	AA20	LCD_G1
J8-14	J8P14	V20	LCD_G2
J8-15	J8P15	U20	LCD_G3
J8-16	J8P16	W20	LCD_G4
J8-17	J8P17	W19	LCD_G5
J8-18	J8P18	V19	LCD_G6
J8-19	J8P19	V18	LCD_G7
J8-20	GND		GND
J8-21	J8P21	T18	LCD_B0
J8-22	J8P22	R18	LCD_B1
J8-23	J8P23	U18	LCD_B2
J8-24	J8P24	U17	LCD_B3
J8-25	J8P25	AB22	LCD_B4
J8-26	J8P26	AB21	LCD_B5
J8-27	J8P27	P17	LCD_B6
J8-28	J8P28	R17	LCD_B7
J8-29	GND		GND
J8-30	J8P30	AB20	LCD_CLK
J8-31	J8P31	AA19	LCD_HS
J8-32	J8P32	Y19	LCD_VS

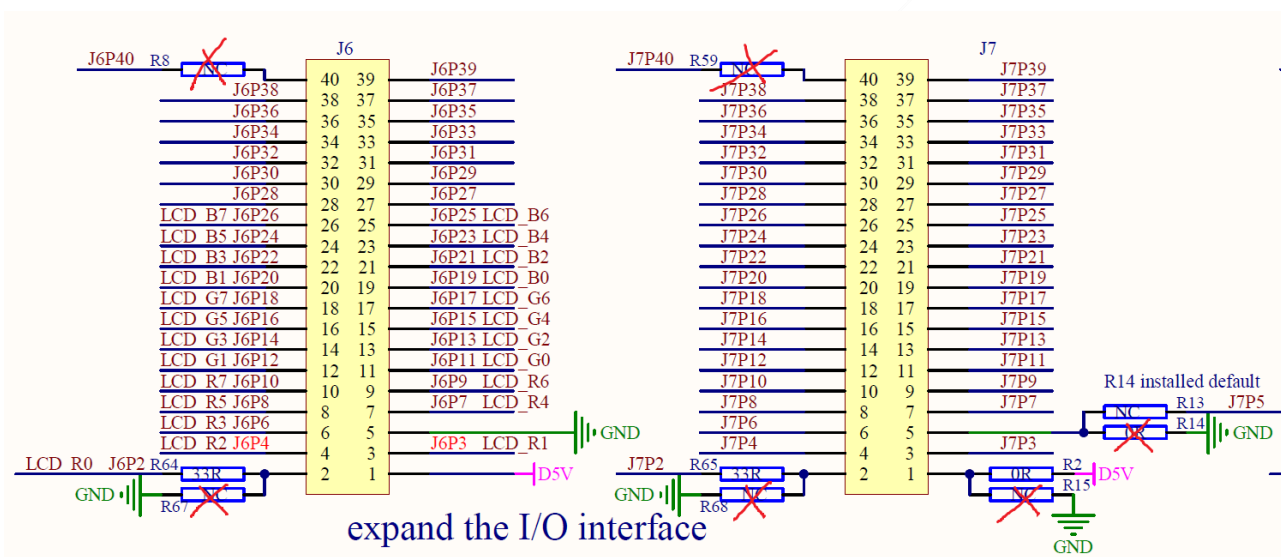
J8-33	J8P33	Y18	LCD_DE
J8-34	J8P34	AB18	LCD_BL
J8-35	J8P35	AA18	TP_CS
J8-36	J8P36	W17	TP_MOSI
J8-37	J8P37	V17	TP_MISO
J8-38	J8P38	P16	TP_SCK
J8-39	J8P39	R16	TP_PEN
J8-40	J8P40	P15	LCD_RST

20. 扩展接口 J6 和 J7, J11

板上的3个扩展I/O引出端口，J6, J7, J11都可以互换使用的。可以兼容正点原子开发的接口。也就是说用户如果有正点原子的开发板模块也可以直接插到我们的短接上使用。通过调整对应的预设配置电阻就可以实现了。

21. 将核心板插到 EDA 底板 J6,J7 端口电阻配置说明

如果要将核心板插到EDA底部就要重新配置一下电阻，将R8/R67/R59/R68/R15/R14取下，然后再短接R13、R2、R65、R64就可以直接插到EDA底部使用了。具体见配套原理图。



22. J6 引出 IO 端口引脚映射表

扩展口 J6 对应管脚			
器件名	网络名	FPGA 映射管脚	说明
J6-1	5V		默认 5V
J6-2	J6-2/GND	T21	
J6-3	J6-3	T20	
J6-4	J6-4	U21	
J6-5	GND		
J6-6	J6P6	V22	
J6-7	J6P7	W22	
J6-8	J6P8	W21	
J6-9	J6P9	Y22	
J6-10	J6P10	Y21	
J6-11	J6P11	AA21	
J6-12	J6P12	AA20	
J6-13	J6P13	V20	
J6-14	J6P14	U20	
J6-15	J6P15	W20	
J6-16	J6P16	W19	
J6-17	J6P17	V19	
J6-18	J6P18	V18	
J6-19	J6P19	T18	
J6-20	J6P20	R18	
J6-21	J6P21	U18	
J6-22	J6P22	U17	
J6-23	J6P23	AB22	
J6-24	J6P24	AB21	
J6-25	J6P25	P17	
J6-26	J6P26	R17	
J6-27	J6P27	AB20	
J6-28	J6P28	AA19	
J6-29	J6P29	Y19	
J6-30	J6P30	Y18	
J6-31	J6P31	AB18	
J6-32	J6P32	AA18	
J6-33	J6P33	W17	
J6-34	J6P34	V17	
J6-35	J6P35	P16	
J6-36	J6P36	R16	
J6-37	J6P37	P15	
J6-38	J6P38	P14	
J6-39	J6P39	R14	
J6-40	J6P40/NC	N13	默认 NC

23. J7 引出 IO 端口引脚映射表

扩展口 J7 对应管脚			
器件名	网络名	FPGA 映射管脚	说明
J7-1	GND/5V	默认接 5V	默认 5V
J7-2	J7P2	E14	
J7-3	J7P3	D14	
J7-4	J7P4	D15	
J7-5	J7P5/GND	C14	默认 GND
J7-6	J7P6	C15	
J7-7	J7P7	E16	
J7-8	J7P8	D16	
J7-9	J7P9	B13	
J7-10	J7P10	C13	
J7-11	J7P11	A14	
J7-12	J7P12	A13	
J7-13	J7P13	A15	
J7-14	J7P14	B15	
J7-15	J7P15	A16	
J7-16	J7P16	B16	
J7-17	J7P17	B18	
J7-18	J7P18	B17	
J7-19	J7P19	D17	
J7-20	J7P20	C17	
J7-21	J7P21	C19	
J7-22	J7P22	C18	
J7-23	J7P23	D19	
J7-24	J7P24	E19	
J7-25	J7P25	C20	
J7-26	J7P26	D20	
J7-27	J7P27	D21	
J7-28	J7P28	E21	
J7-29	J7P29	A19	
J7-30	J7P30	A18	
J7-31	J7P31	A20	
J7-32	J7P32	B20	
J7-33	J7P33	A21	
J7-34	J7P34	B21	
J7-35	J7P35	B22	
J7-36	J7P36	C22	
J7-37	J7P37	D22	
J7-38	J7P38	E22	
J7-39	J7P39	G21	
J7-40	J7P40/NC	G22	默认 NC

24. J11 引出 IO 端口引脚映射表

扩展口 J11 对应管脚

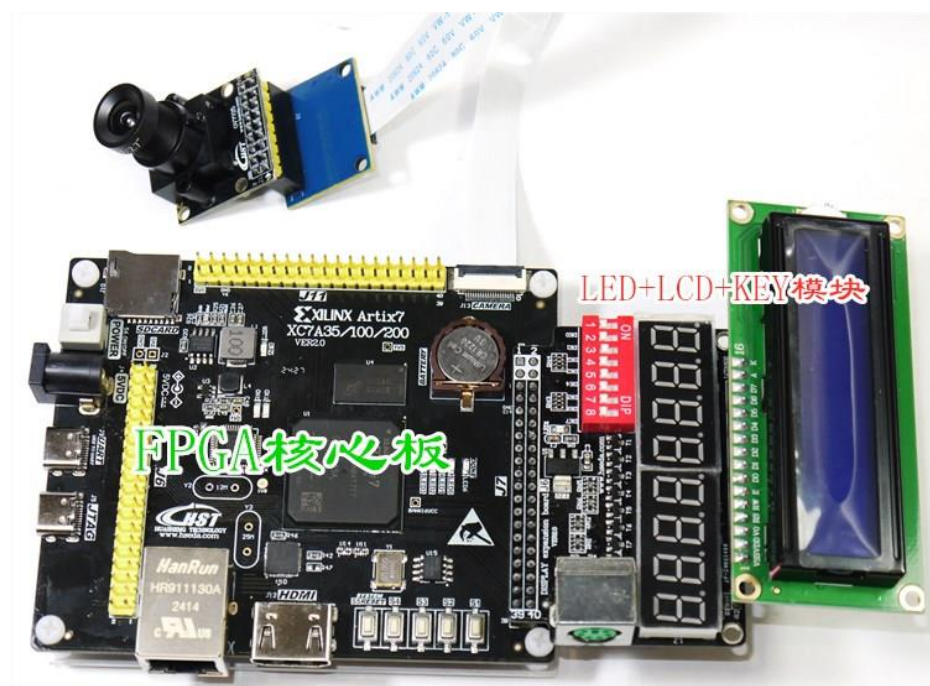
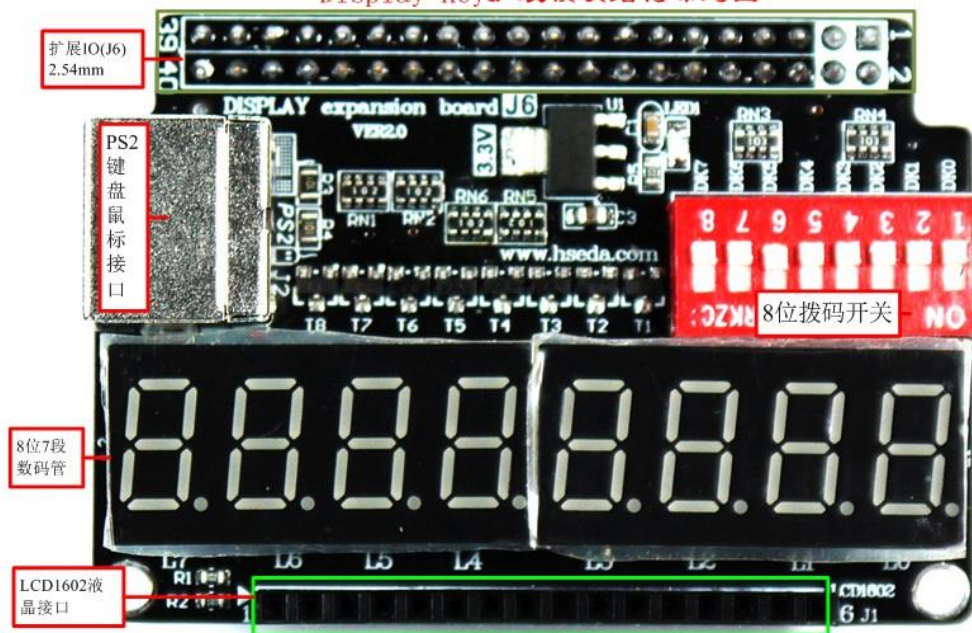
器件名	网络名	FPGA 映射管脚	说明
J11-1	5V		默认 5V
J11-2	J11-2/GND	AB8	
J11-3	J11-3	AB7	
J11-4	J11-4	AA6	
J11-5	J11-5/GND	Y6	默认 GND
J11-6	J11-6	AB6	
J11-7	J11-7	AA5	
J11-8	J11-8	AB5	
J11-9	J11-9	AA4	
J11-10	J11-10	Y4	
J11-11	J11-11	AB3	
J11-12	J11-12	AB2	
J11-13	J11-13	AB1	
J11-14	J11-14	AA3	
J11-15	J11-15	AA1	
J11-16	J11-16	Y2	
J11-17	J11-17	Y1	
J11-18	J11-18	W2	
J11-19	J11-19	W1	
J11-20	J11-20	U1	
J11-21	J11-21	T1	
J11-22	J11-22	R2	
J11-23	J11-23	W7	
J11-24	J11-24	W6	
J11-25	J11-25	V7	
J11-26	J11-26	W5	
J11-27	J11-27	U6	
J11-28	J11-28	Y3	
J11-29	J11-29	W4	
J11-30	J11-30	V5	
J11-31	J11-31	V4	
J11-32	J11-32	T6	
J11-33	J11-33	V3	
J11-34	J11-34	U5	
J11-35	J11-35	U3	
J11-36	J11-36	T5	
J11-37	J11-37	T4	
J11-38	J11-38	T3	
J11-39	J11-39	R3	
J11-40	J11-40/NC	R4	默认 NC

第三章 核心板与不同模块组合实验展示

1. LCD+数码管+拨码开关+PS2 接口

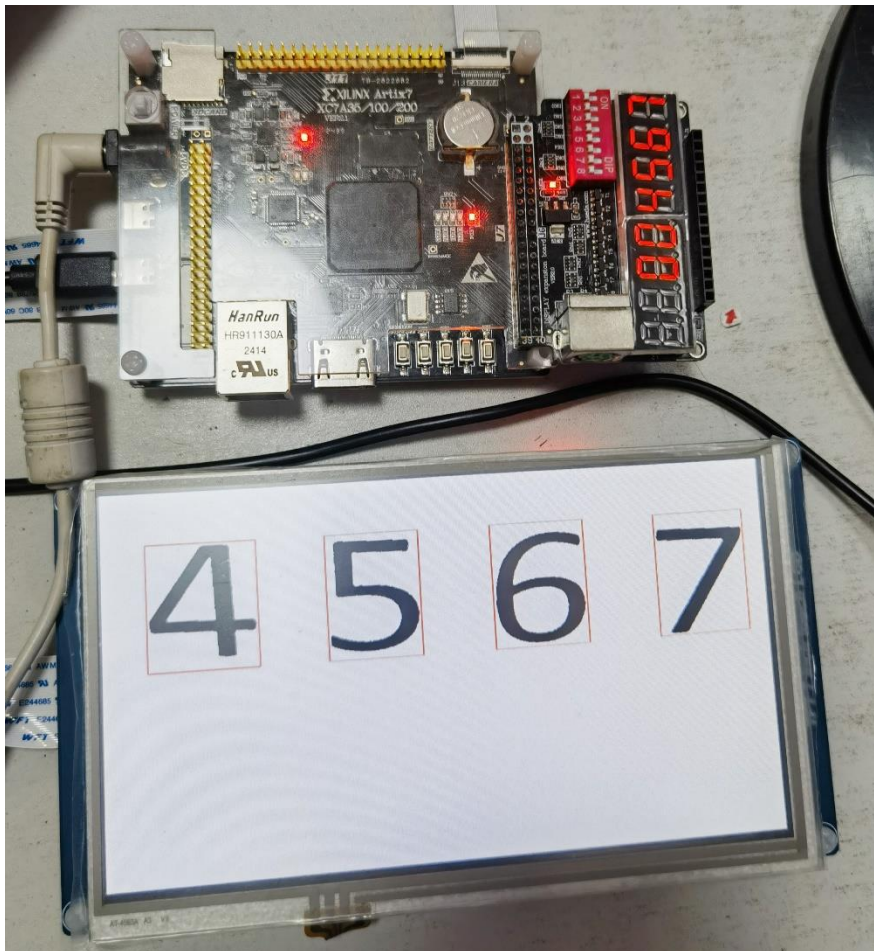
为了方便用户做基本的扩展使用，我们开发设计了这个 LCD+KEY 模块，模上集成了 PS2 键盘鼠标接口，8 位拨码开关，8 位 7 段数码管，标准的 LCD1602 液晶接口。并有对应的程序。

Display Key扩展模块结构布局图





摄像头识别的文字现在在 LED 数模管上



2. 扩展 7 寸 LCD 屏

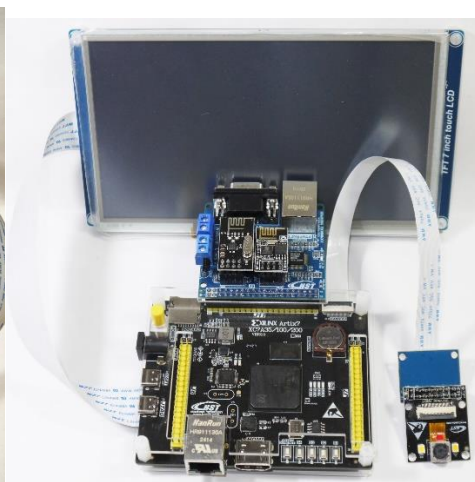
可以根据自己需要选配一个 4.3 寸, 7 寸, 10 寸 LCD 模块, 接口兼容原子开发板的 LCD 屏。

LCD 屏通过 FPC 排线直接连接到我们开发板背面的 J8 位置就可以了, 支持触摸功能。

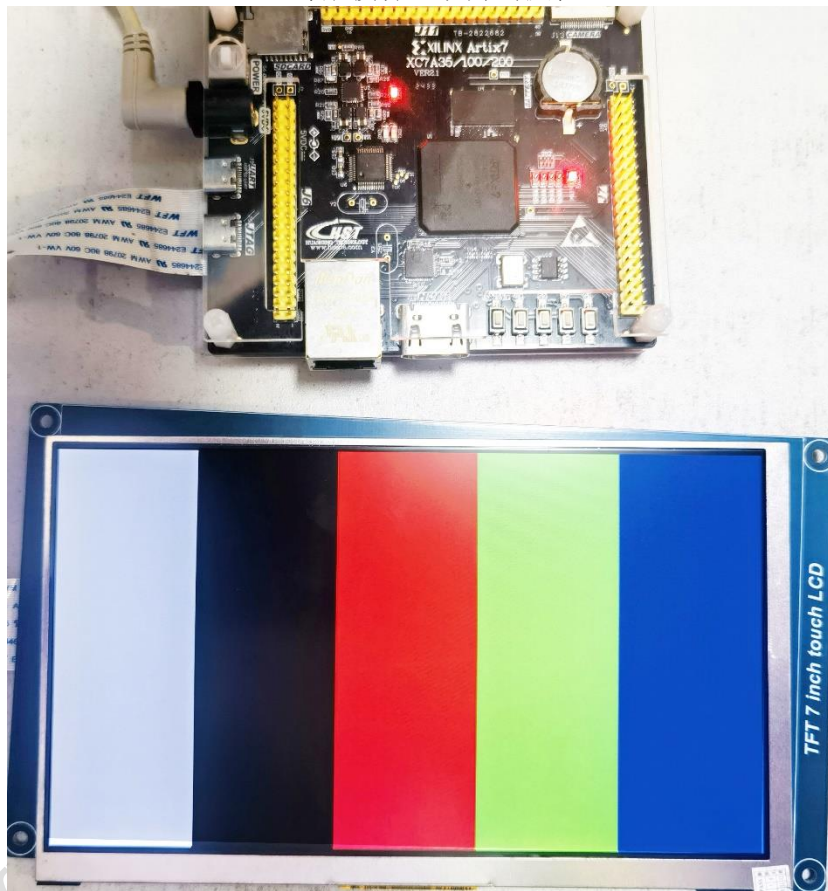
因为 LCD 屏工作电流比较大, 所以推荐选配一个我们的 5V/2A 开关电源, 否则通过 USB 供电可能会电流不够。因为一般的 USB 端口最高只能提供 800MA 电流, 笔记本电脑可能就会更低。



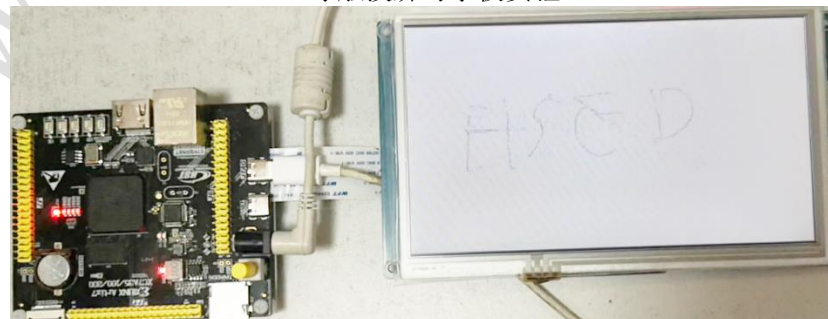
7 寸触摸屏显示效果



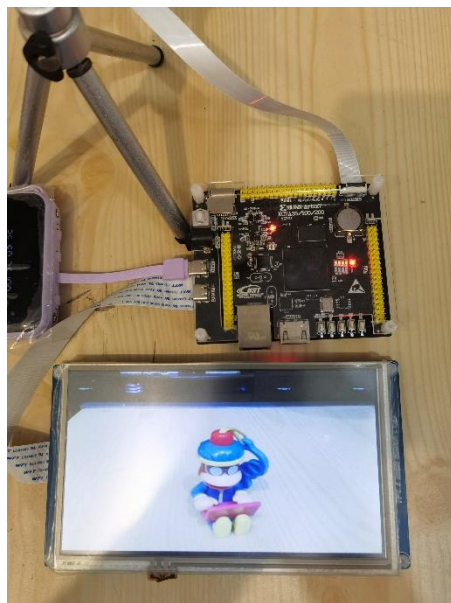
7 寸触摸屏显示测试彩条



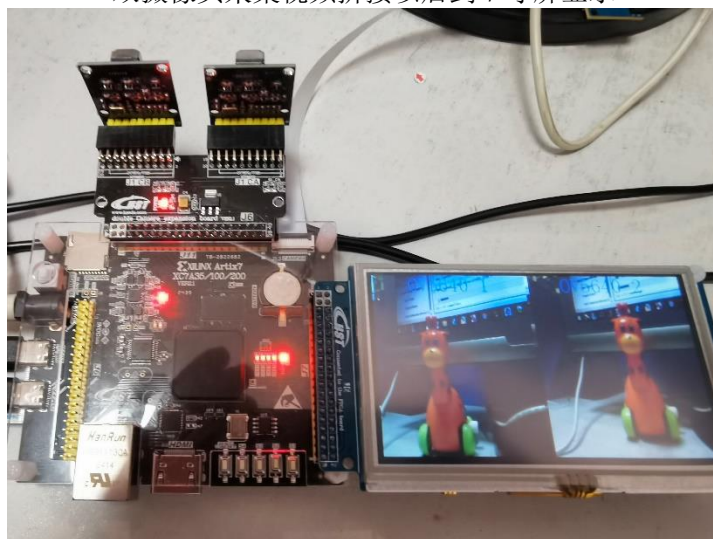
7 寸触摸屏写字板实验



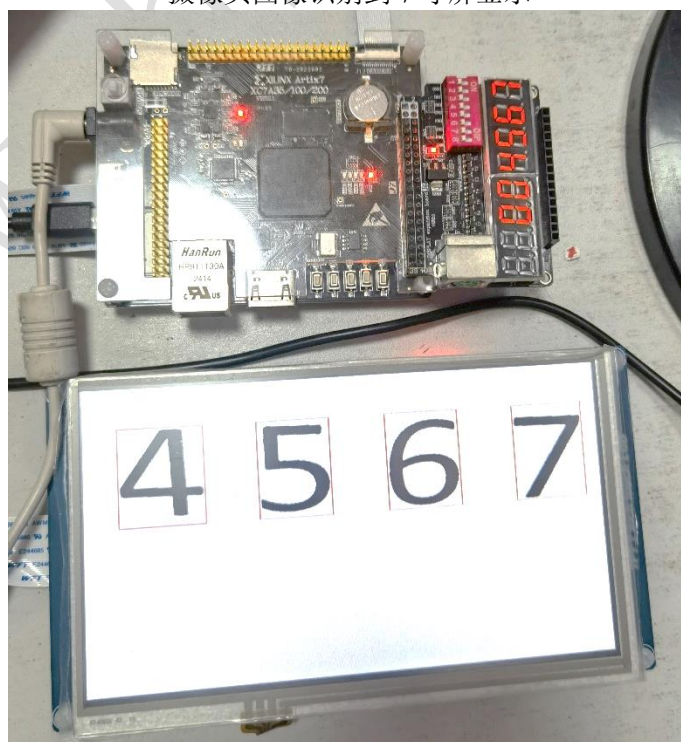
摄像头采集图像到 7 寸屏显示



双摄像头采集视频拼接以后到 7 寸屏显示



摄像头图像识别到 7 寸屏显示



3. 视频图像处理系统组合

用户可以根据自己的需求选配我们的摄像头+LCD+USB2.0 模块组合成视频图像采集系统。

摄像头可以选：

OV7670, OV7725, OV5640, MT9M001, MT9V034 等摄像头

摄像头/摄像头接口板模块

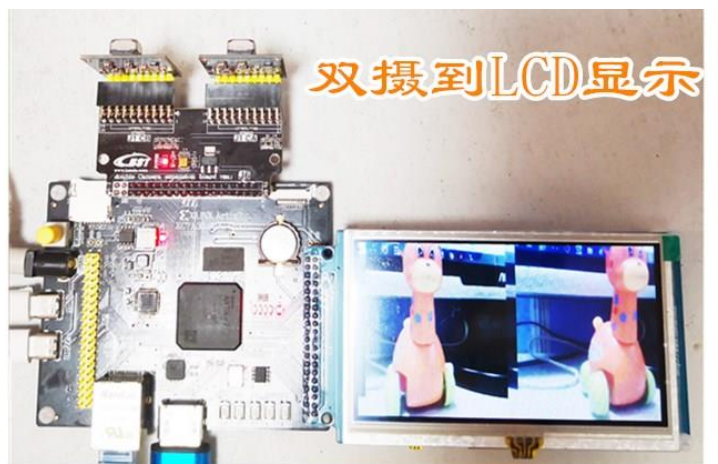


LCD 可选：

MCU 屏：TFT2.8 寸或 TFT3.5 寸屏

RGB 屏：4.3 寸（480*272），7 寸 LCD(800*480, 1024*600)





WWW.HSTEDA.COM

4. AD/DA 模块组合系统

用户可以根据自己的需要，选择我们对应的 AD、DA 模块或显示模块程序组合使用。

AD/DA 模块



双通道高速 AD+USB2.0 模块+TFT4.3 寸触摸屏

可以选AD/DA模块

ADC0804+TLC5615

AD9280+AD9708

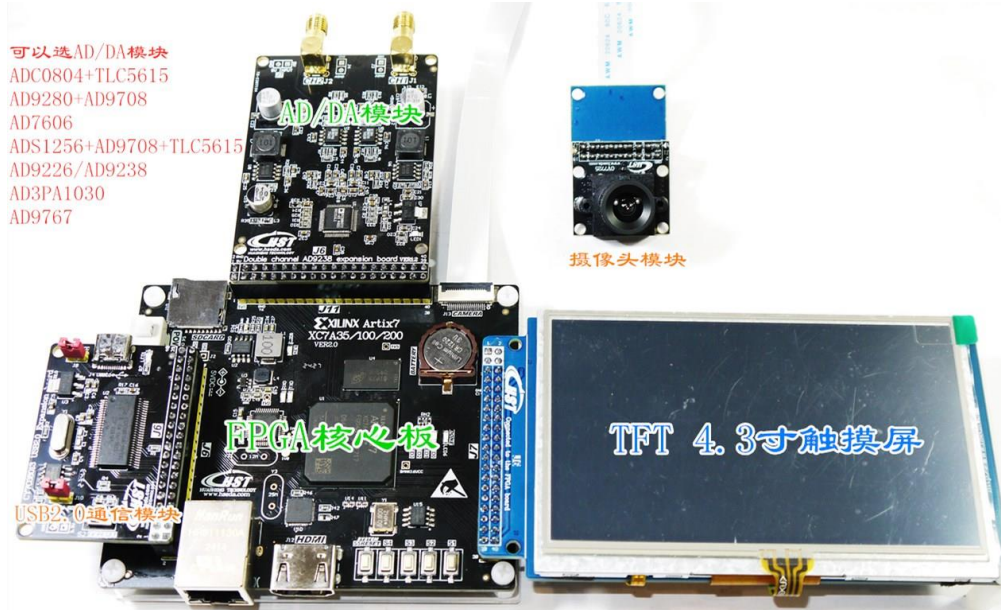
AD7606

ADS1256+AD9708+TLC5615

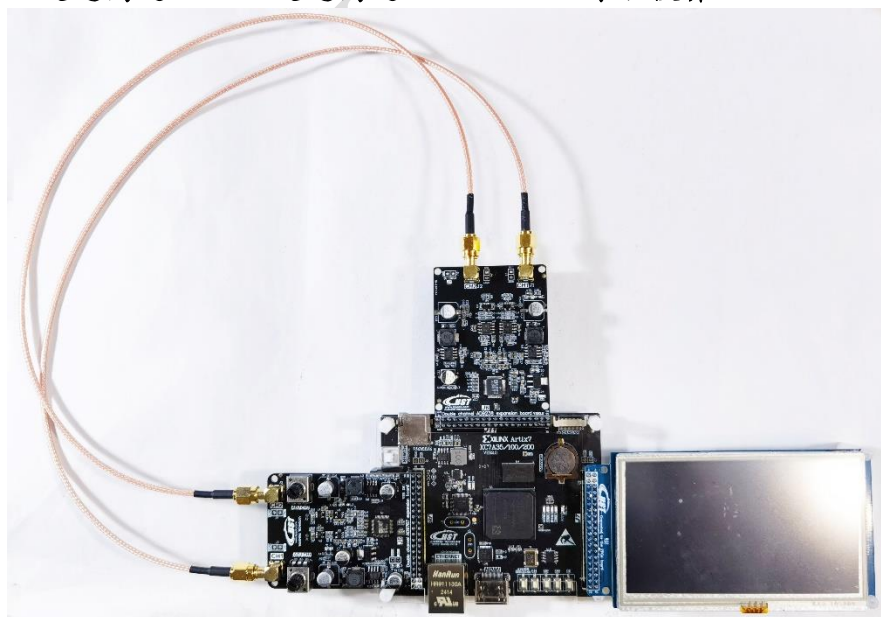
AD9226/AD9238

AD3PA1030

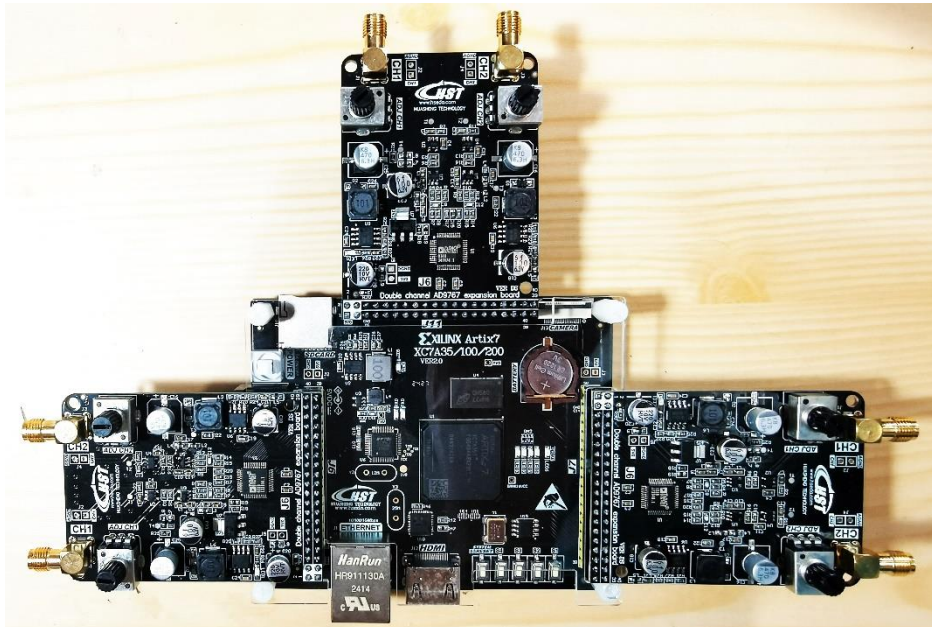
AD9767



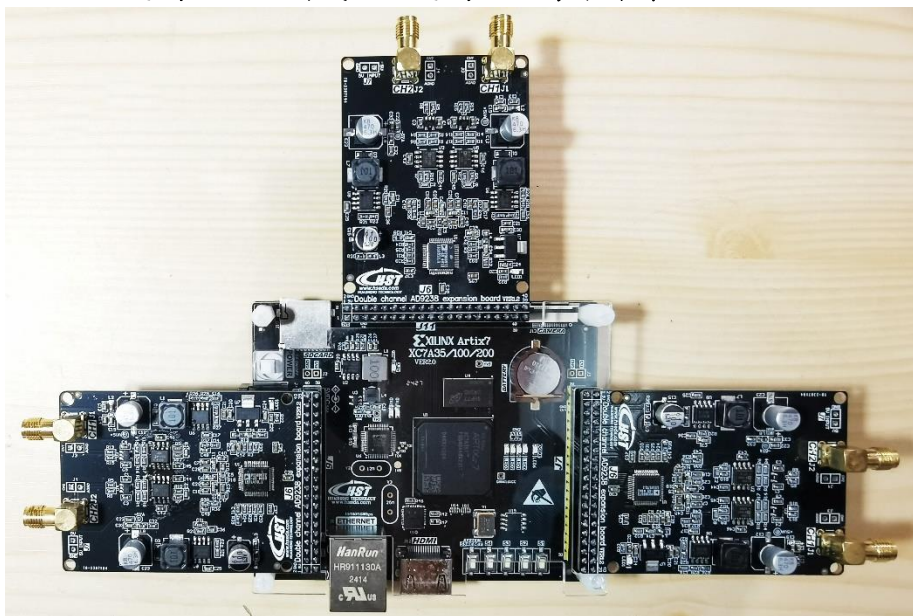
双通道高速 AD+双通道高速 DA+TFT4.3 寸触摸屏



3 块双通道高速 DA 构成 6 通道高速 DA 输出



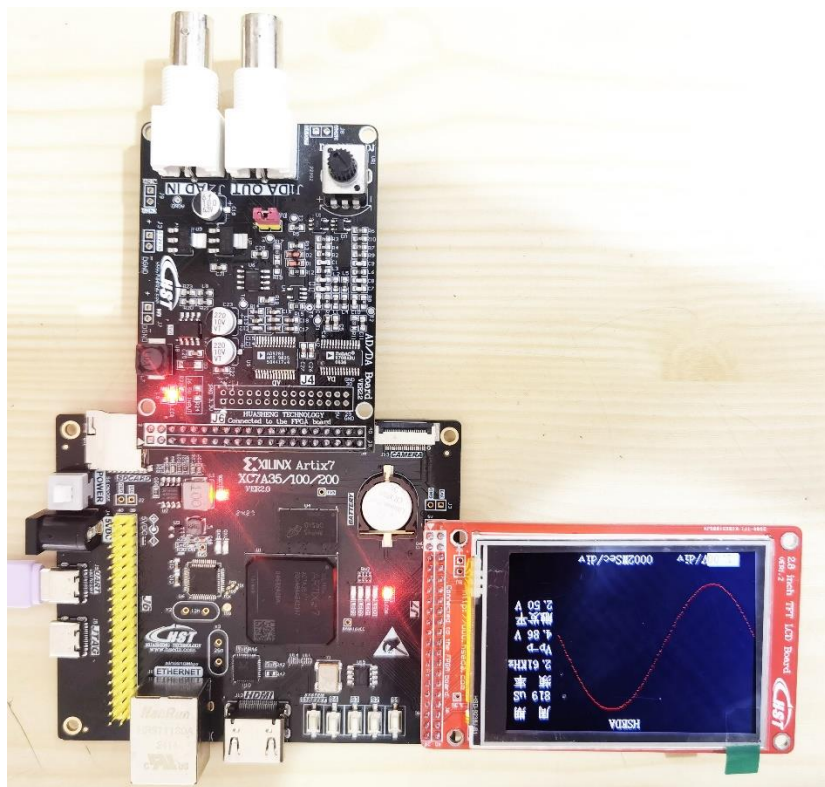
3 块双通道高速 AD 构成 6 通道高速信号采集系统



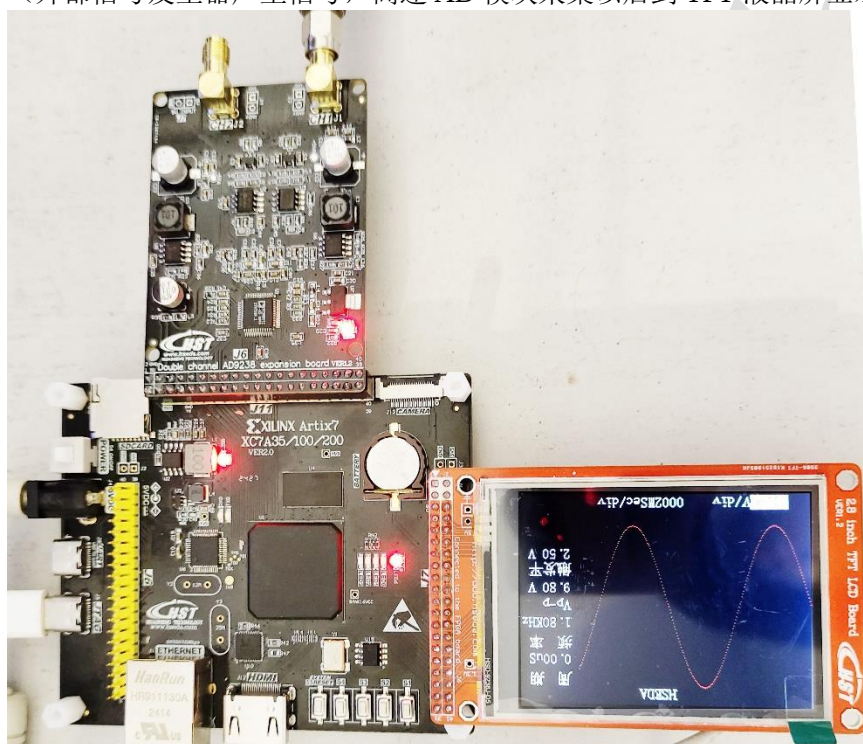
5. 高速 AD/DA 实验展示

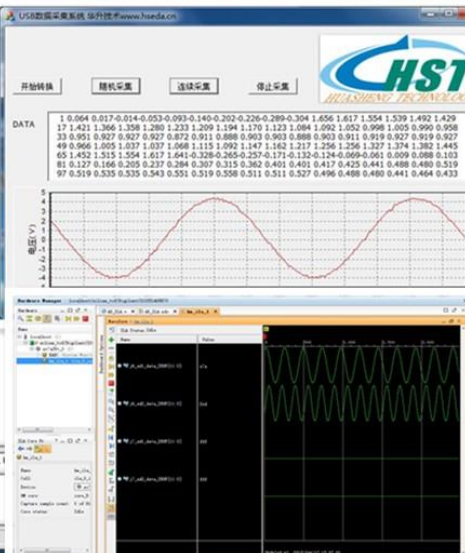
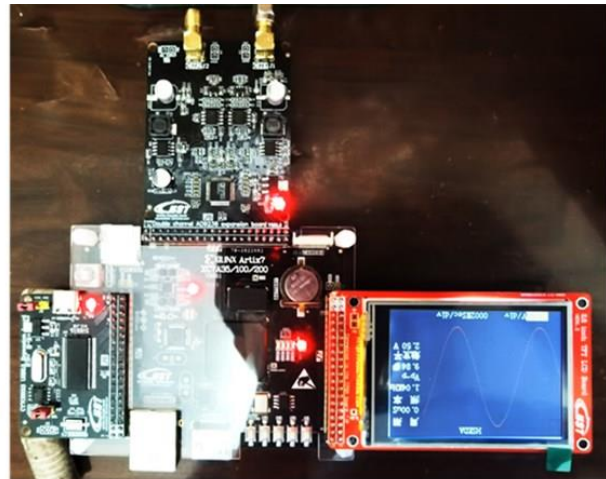
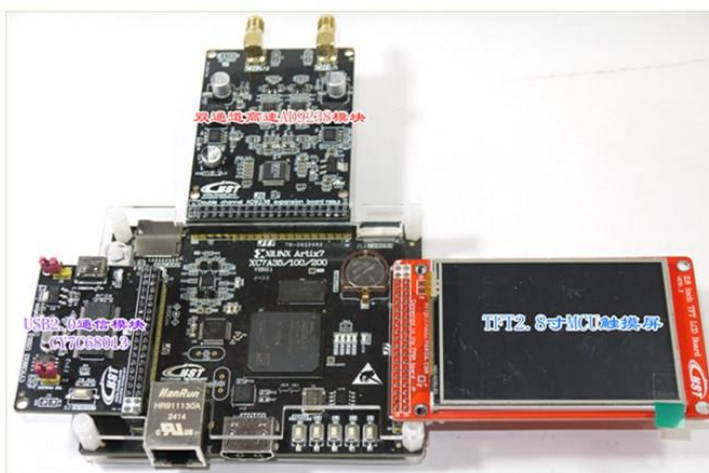
高速 AD/DA V2.0 模块数据采集实验（VERILOG 代码）

（DA 通过 DDS 产生不同波形，高速 AD 模块采集以后到 TFT 液晶屏显示）



双通道高速 AD9226/9238 模块数据采集实验（VERILOG 代码）
（外部信号发生器产生信号，高速 AD 模块采集以后到 TFT 液晶屏显示）

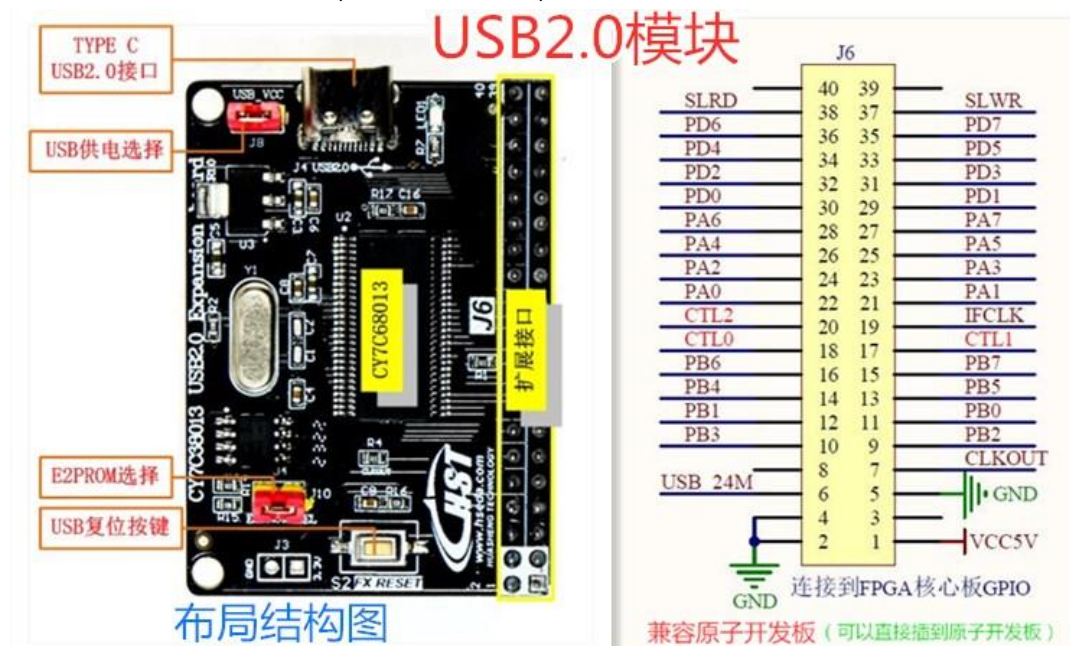




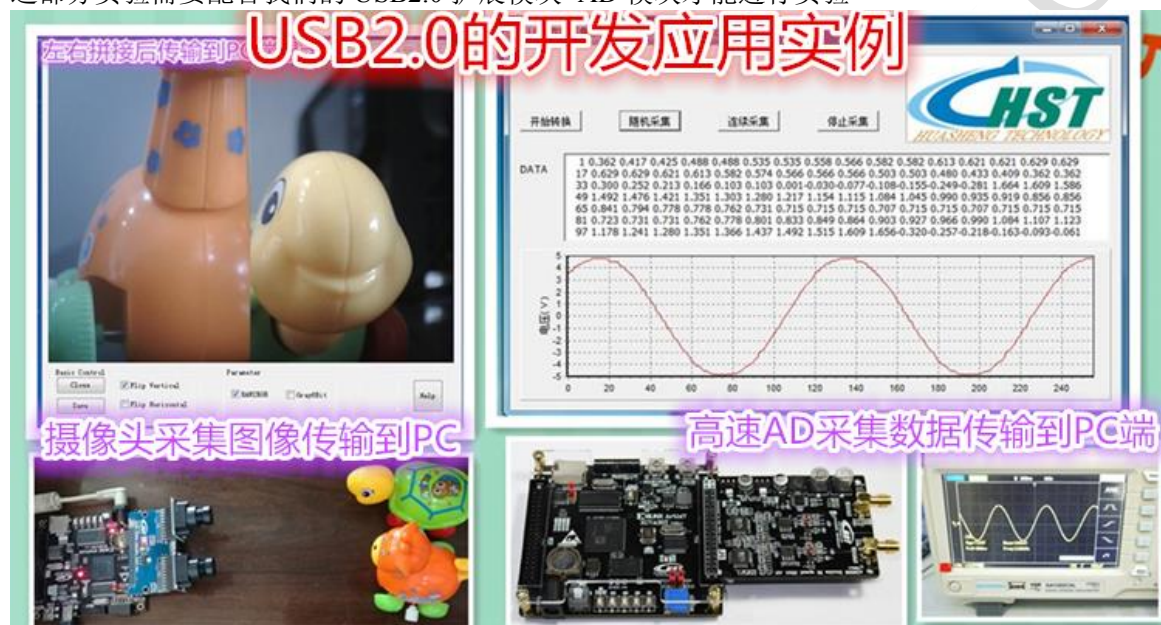
双通道高速AD信号采集系统套餐

AD速度65MSPS, 实现网络, 串口, USB2.0, LCD触摸屏, HDMI信号采集显示实验

6. USB2.0 通信扩展模块实验展示



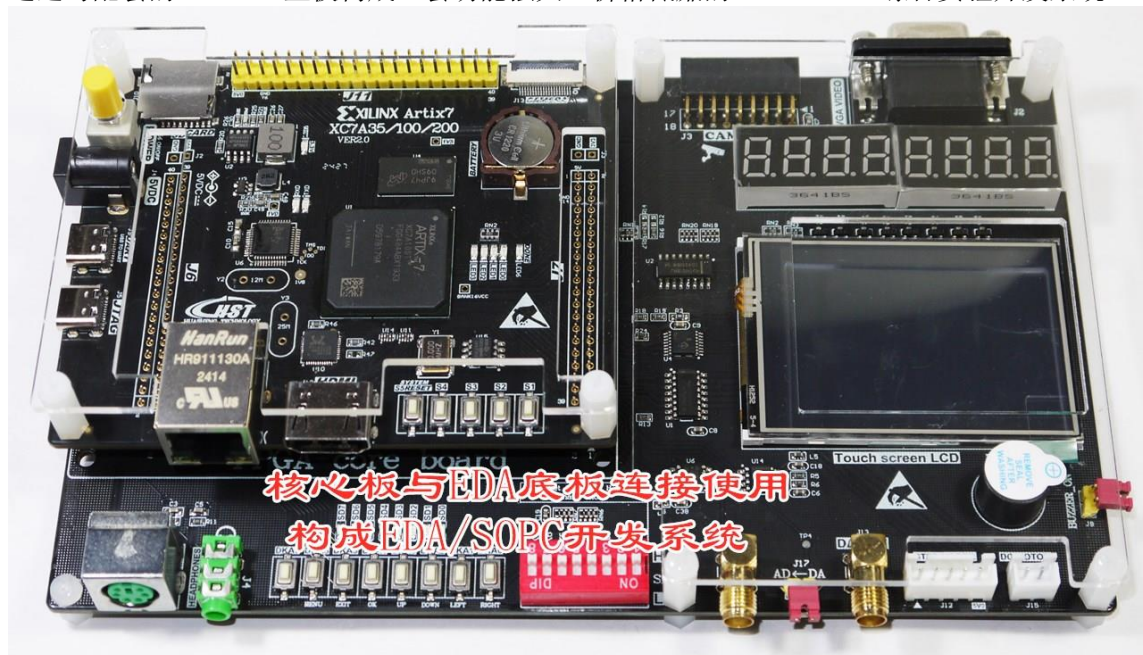
这部分实验需要配合我们的 USB2.0 扩展模块+AD 模块才能进行实验



7. EDA 主板组合成 EDA/SOPC 综合实验开发教学系统组合与 EDA 底板进行连接时的注意事项

将 FPGA 核心板与 EDA 底板进行连接的时候要注意 J6 对应 EDA 底板的 J6，J7 对应底板的 J7。不要插错位置或是插反方向。由于插在 EDA 底板上面的时候要与 EDA 底板构成一个比较大的应用系统，有可能会出现硬件冲突。您不用的外设请将其屏蔽。用户应该仔细阅读使用说明书 EDA 底板的原理图。

通过与配套的 EDA8.1 主板构成一套功能强大，价格低廉的 EDA/SOPC 综合实验开发系统。



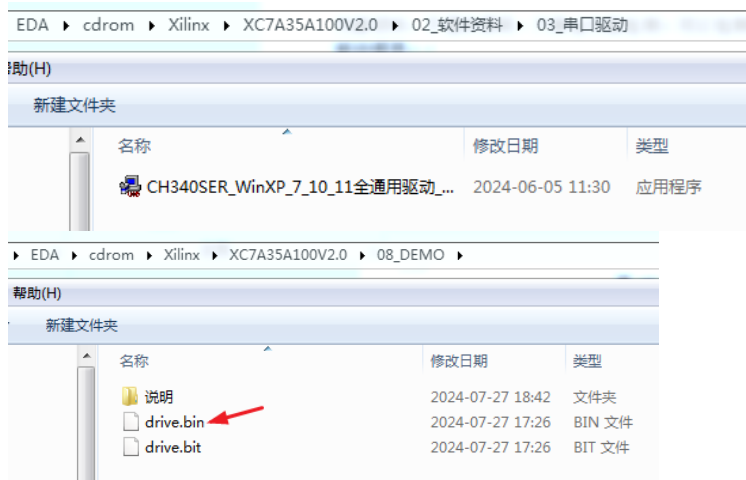
EDA8.1 主板系统资源

外设	数量	说明
琴键开关	14	8 个琴键按键开关,可以与液晶配合,构造完美的人机界面。 加上核心板独立 I/O 的 5 个琴键开关,一共可提供 14 个琴键开关量输入。
拨码开关		8 个高低电平拨码开关,平时拉高。
4X4 矩阵键盘		提供一个标准 4x4 矩阵键盘接口
数码管	8	提供 8 个七段高亮度数码管显示。采用独立 I/O 控制,方便用户使用。
VGA 输出	1	一个 64K 色视频输出 VGA 接口,可以显示各种视频图像等
PS2 鼠标键盘接口	1	提供一个标准 PS/2 鼠标和键盘,可以连接标准 PS2 键盘鼠标。
红外接收模块	1	标准红外接收模块,并提供一个红外遥控器和相关实验例程。
电源	4	5V, 3.3V 独立引出方便用户使用和测试
步进电机	1	提供一个标准步进电机及其接口,已经通过驱动芯片进行驱动。
直流电机接口	1	提供一个标准 PWM 直流电机接口,已经通过专用驱动芯片驱动。
LED	8	提供 8 个红色高亮度 LED 输出接口
扩展 I/O 口	2	提供 2 个扩展接口。J3, J11 平时做摄像头接口使用,如果不接摄像头和 4X4 矩阵键盘,可以作为通用 IO 接口使用。
音频 DA	1	采用 CS4334 音频 DA 芯片,为您提供高性能的音频输出,CS4334-KS 是一块 24bit、96kHz 立体声 D/A 转换器,具有 96dB 的动态范围,可以提供高质量立体声音频输出
蜂鸣器	1	5V 长声,已经通过驱动电路驱动,并设置有跳线,可以断开或接通蜂鸣器
摄像头接口	1	可连接 OV7670, OV7725, MT9M001, OV5640 等各种不同摄像头模块,如果不接摄像头,可做通用 IO 接口使用
TFT 触摸屏	1	TFT2.4 英寸触摸屏 (320*240) 采用最新的 ILI9341 控制器,并提供触摸屏控制电路
AD	1	TLC549 高性能的 8 位 A/D 转换器,采用了 CMOS 工艺,它以 8 位开关电容逐次逼近的方法实现 A/D 转换,其转换速度小于 17us,最大转换速率为 40KHZ,4MHZ 典型内部系统时钟
DA	1	TLC5615 10bit 串行 3 线 DA 转换芯片,输出范围 0-5V。
PCB 布线及其生产	1	采用 2 层 PCB 高速手工布线,使用回流焊机机器焊接。

第四章：核心板默认出厂系统全检程序

内部资料，不提供源码。只做全功能检测。可以检测板的所有外设和器件工作是否正确。注意要先安装串口的驱动程序。使用我们提供的 type C 线插到 J9 的 UART，然后打开 PC 端的串口调试工具，设置到 115200 就可以看见自检发送的数据了。HDMI 插上显示器可以显示彩条信号，如果有 7 寸 LCD 屏。连接到板上的 J8 端口就可以对 LCD 屏幕进行测试。

程序路径：\cdrom\Xilinx\XC7A35A100V2.0\08_DEMO



华升工程师写的出厂全检程序

通讯工具: 环电子网

\OTime 12:22:43	DDR3 test : OK	SD Card test: OK	RX data : 1
\OTime 12:22:44	DDR3 test : OK	SD Card test: OK	RX data : 1
\OTime 12:22:45	DDR3 test : OK	SD Card test: OK	RX data : 1
\OTime 12:22:46	DDR3 test : OK	SD Card test: OK	RX data : 1
\OTime 12:22:47	DDR3 test : OK	SD Card test: OK	RX data : 1
\OTime 12:22:48	DDR3 test : OK	SD Card test: OK	RX data : 1
\OTime 12:22:49	DDR3 test : OK	SD Card test: OK	RX data : 1



HDMI



LCD屏



网络测试

清除窗口 打开文件

端口号 COM12 USB-SERIAL CH340

☒ 打开串口 ☒ RTS ☒ DTR 波特率: 115200

☐ HEX显示 ☒ 保存数据 ☐ 接收数据到文件 ☐ 加时间戳和分包显示 超时时间: 20 ms 第1

发送